

# 1. COMPONENTES SEMICONDUTORES RÁPIDOS DE POTÊNCIA

## 1.1 Diodos de Potência

Um diodo semicondutor é uma estrutura P-N que, dentro de seus limites de tensão e de corrente, permite a passagem de corrente em um único sentido. Detalhes de funcionamento, em geral desprezados para diodos de sinal, podem ser significativos para componentes de maior potência, caracterizados por uma maior área (para permitir maiores correntes) e maior comprimento (a fim de suportar tensões mais elevadas). A figura 1.1 mostra, simplificada, a estrutura interna de um diodo.

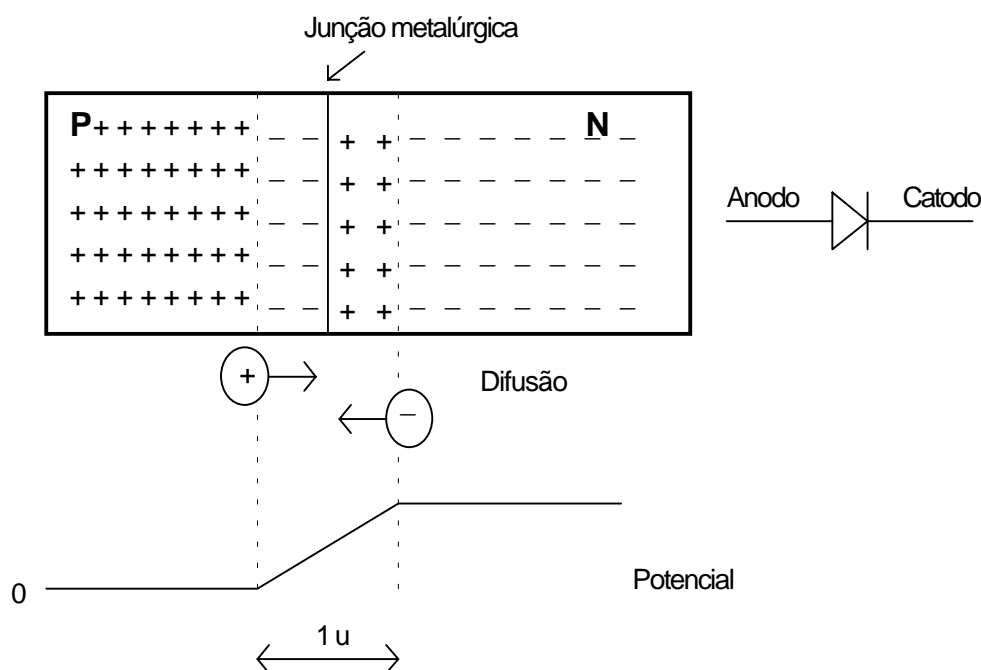


Figura 1.1. Estrutura básica de um diodo semicondutor

Aplicando-se uma tensão entre as regiões P e N, a diferença de potencial aparecerá na região de transição, uma vez que a resistência desta parte do semicondutor é muito maior que a do restante do componente (devido à concentração de portadores).

Quando se polariza reversamente um diodo, ou seja, se aplica uma tensão negativa no anodo (região P) e positiva no catodo (região N), mais portadores positivos (lacunas) migram para o lado N, e vice-versa, de modo que a largura da região de transição aumenta, elevando a barreira de potencial.

Por difusão ou efeito térmico, uma certa quantidade de portadores minoritários penetra na região de transição. São, então, acelerados pelo campo elétrico, indo até a outra região neutra do dispositivo. Esta corrente reversa independe da tensão reversa aplicada, variando, basicamente, com a temperatura.

Se o campo elétrico na região de transição for muito intenso, os portadores em trânsito obterão grande velocidade e, ao se chocarem com átomos da estrutura, produzirão novos portadores, os quais, também acelerados, produzirão um efeito de avalanche. Dado o aumento na corrente, sem redução significativa na tensão na junção, produz-se um pico de potência que destrói o componente.

Uma polarização direta leva ao estreitamento da região de transição e à redução da barreira de potencial. Quando a tensão aplicada superar o valor natural da barreira, cerca de 0,7V para diodos de Si, os portadores negativos do lado N serão atraídos pelo potencial positivo do anodo e vice-versa, levando o componente à condução.

Na verdade, a estrutura interna de um diodo de potência é um pouco diferente desta apresentada. Existe uma região N intermediária, com baixa dopagem. O papel desta região é permitir ao componente suportar tensões mais elevadas, pois tornará menor o campo elétrico na região de transição (que será mais larga, para manter o equilíbrio de carga).

Esta região de pequena densidade de dopante dará ao diodo uma significativa característica resistiva quando em condução, a qual se torna mais significativa quanto maior for a tensão suportável pelo componente. As camadas que fazem os contatos externos são altamente dopadas, a fim de fazer com que se obtenha um contato com característica ôhmica e não semi-condutor (como se verá adiante nos diodos Schottky).

O contorno arredondado entre as regiões de anodo e catodo tem como função criar campos elétricos mais suaves (evitando o efeito de pontas).

No estado bloqueado, pode-se analisar a região de transição como um capacitor, cuja carga é aquela presente na própria região de transição.

Na condução não existe tal carga, no entanto, devido à alta dopagem da camada P+, por difusão, existe uma penetração de lacunas na região N-. Além disso, à medida que cresce a corrente, mais lacunas são injetadas na região N-, fazendo com que elétrons venham da região N+ para manter a neutralidade de carga. Desta forma, cria-se uma carga espacial no catodo, a qual terá que ser removida (ou se recombinar) para permitir a passagem para o estado bloqueado do diodo.

O comportamento dinâmico de um diodo de potência é, na verdade, muito diferente do de uma chave ideal, como se pode observar na figura 1.2. Suponha-se que se aplica uma tensão  $v_i$  ao diodo, alimentando uma carga resistiva (cargas diferentes poderão alterar alguns aspectos da forma de onda).

Durante  $t_1$ , remove-se a carga acumulada na região de transição. Como ainda não houve significativa injeção de portadores, a resistência da região N- é elevada, produzindo um pico de tensão. Indutâncias parasitas do componente e das conexões também colaboram com a sobre-tensão. Durante  $t_2$  tem-se a chegada dos portadores e a redução da tensão para cerca de 1V. Estes tempos são, tipicamente, da ordem de centenas de ns.

No desligamento, a carga espacial presente na região N- deve ser removida antes que se possa reiniciar a formação da barreira de potencial na junção. Enquanto houver portadores transitando, o diodo se mantém em condução. A redução em  $V_{on}$  se deve à diminuição da queda ôhmica. Quando a corrente atinge seu pico negativo é que foi retirado o excesso de portadores, iniciando-se, então, o bloqueio do diodo. A taxa de variação da corrente, associada às indutâncias do circuito, provoca uma sobre-tensão negativa.

Diodos rápidos possuem  $t_{rr}$  da ordem de, no máximo, poucos micro-segundos, enquanto nos diodos normais é de dezenas ou centenas de micro-segundos.

O retorno da corrente a zero, após o bloqueio, devido à sua elevada derivada e ao fato de, neste momento, o diodo já estar desligado, é uma fonte importante de sobretensões produzidas por indutâncias parasitas associadas aos componentes por onde circula tal corrente. A fim de minimizar este fenômeno foram desenvolvidos os diodos “soft-recovery”, nos quais esta variação de corrente é suavizada, reduzindo os picos de tensão gerados.

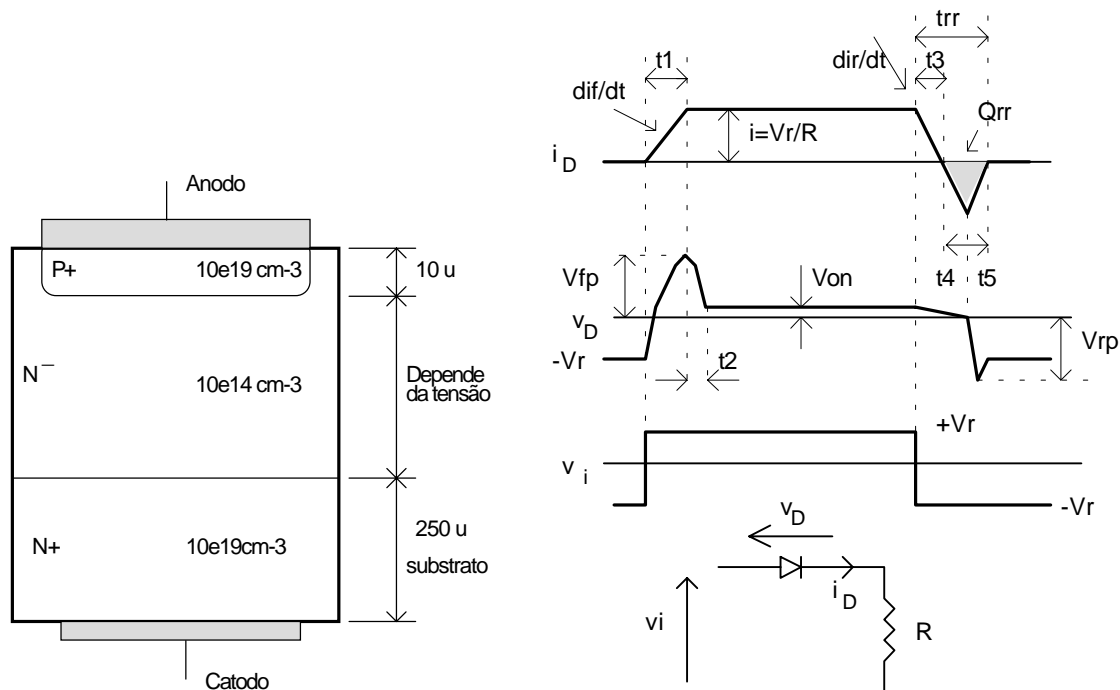


Figura 1.2. Estrutura típica de diodo de potência.e  
Formas de onda típicas de comutação de diodo de potência.

## 1.2 Diodos Schottky

Quando é feita uma junção entre um terminal metálico e um material semicondutor, o contato tem, tipicamente, um comportamento ôhmico, ou seja, a resistência do contato governa o fluxo da corrente. Quando este contato é feito entre um metal e uma região semicondutora com densidade de dopante relativamente baixa, o efeito dominante deixa de ser o resistivo, passando a haver também um efeito retificador.

Um diodo Schottky é formado colocando-se um filme metálico em contato direto com um semicondutor, como indicado na figura 1.3. O metal é usualmente depositado sobre um material tipo N, por causa da maior mobilidade dos portadores neste tipo de material. A parte metálica será o anodo e o semicondutor, o catodo.

Numa deposição de Al (3 elétrons na última camada), os elétrons do semicondutor tipo N migrarão para o metal, criando uma região de transição na junção.

Note-se que apenas elétrons (portadores majoritários em ambos materiais) estão em trânsito. O seu chaveamento é muito mais rápido do que o dos diodos bipolares, uma vez que não existe carga espacial armazenada no material tipo N, sendo necessário apenas refazer a

barreira de potencial (tipicamente de 0,3V). A região N tem uma dopagem relativamente alta, a fim de reduzir as perdas de condução, com isso, a máxima tensão suportável por estes diodos é de cerca de 100V.

A aplicação deste tipo de diodos ocorre principalmente em fontes de baixa tensão, nas quais as quedas sobre os retificadores são significativas.

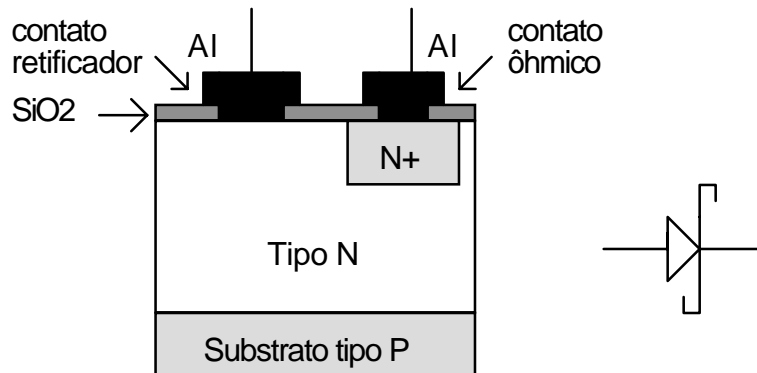


Figura 1.3 Diodo Schottky construído através de técnica de CIs.

### 1.3 Transistor Bipolar de Potência (TBP)

#### 1.3.1 Princípio de funcionamento

A figura 1.4 mostra a estrutura básica de um transistor bipolar.

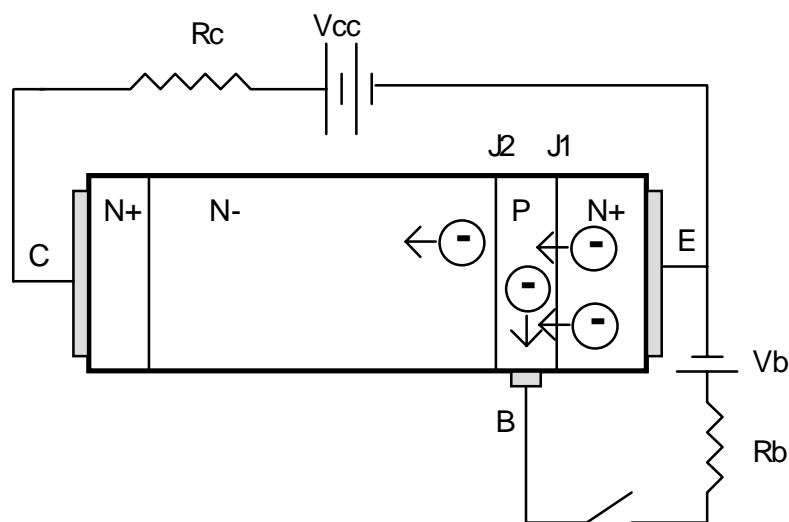


Figura 1.4. Estrutura básica de transistor bipolar

A operação normal de um transistor é feita com a junção J1 (B-E) diretamente polarizada, e com J2 (B-C) reversamente polarizada.

No caso NPN, os elétrons são atraídos do emissor pelo potencial positivo da base. Esta camada central é suficientemente fina para que a maior parte dos portadores tenha energia cinética suficiente para atravessá-la, chegando à região de transição de J2, sendo, então, atraídos pelo potencial positivo do coletor.

O controle de  $V_{be}$  determina a corrente de base,  $I_b$ , que, por sua vez, se relaciona com  $I_c$  pelo ganho de corrente do dispositivo.

Na realidade, a estrutura interna dos TBP é diferente. Para suportar tensões elevadas, existe uma camada intermediária do coletor, com baixa dopagem, a qual define a tensão de bloqueio do componente.

A figura 1.5. mostra uma estrutura típica de um transistor bipolar de potência. As bordas arredondadas da região de emissor permitem uma homogenização do campo elétrico, necessária à manutenção de ligeiras polarizações reversas entre base e emissor. O TBP não sustenta tensão no sentido oposto porque a alta dopagem do emissor provoca a ruptura de J1 em baixas tensões (5 a 20V).

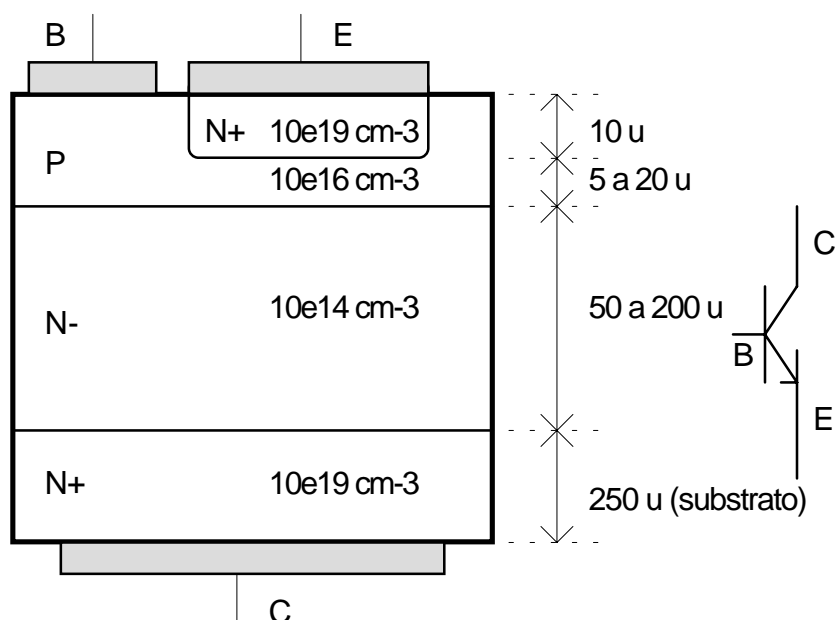


Figura 1.5. Estrutura interna de TBP e seu símbolo

O uso preferencial de TBP tipo NPN se deve às menores perdas em relação aos PNP, o que ocorre por causa da maior mobilidade dos elétrons em relação às lacunas, reduzindo, principalmente, os tempos de comutação do componente.

### 1.3.2 Limites de tensão

A tensão aplicada ao transistor encontra-se praticamente toda sobre a junção J2 a qual, tipicamente, está reversamente polarizada. Existem limites suportáveis por esta junção, os quais dependem principalmente da forma como o comando de base está operando, conforme se vê nas figuras 1.6 e 1.7.

Com o transistor conduzindo ( $I_b > 0$ ) e operando na região ativa, o limite de tensão  $V_{ce}$  é  $V_{ces}$  o qual, se atingido, leva o dispositivo a um fenômeno chamado de primeira ruptura.

O processo de primeira ruptura ocorre quando, ao se elevar a tensão  $V_{ce}$ , provoca-se um fenômeno de avalanche em J2. Este acontecimento não danifica, necessariamente, o dispositivo. Se, no entanto, a corrente  $I_c$  se concentrar em pequenas áreas, o superaquecimento produzirá ainda mais portadores e destruirá o componente (segunda ruptura).

Com o transistor desligado ( $I_b=0$ ) a tensão que provoca a ruptura da junção J2 é maior, elevando-se ainda mais quando a corrente de base for negativa. Isto é uma indicação interessante que, para transistores submetidos a valores elevados de tensão, o estado desligado deve ser acompanhado de uma polarização negativa da base.

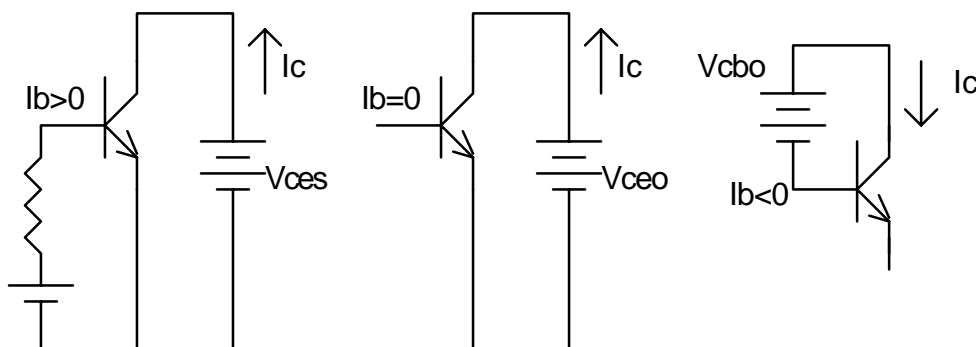


Figura 1.6. Tipos de conexão do circuito de base e máximas tensões  $V_{ce}$ .

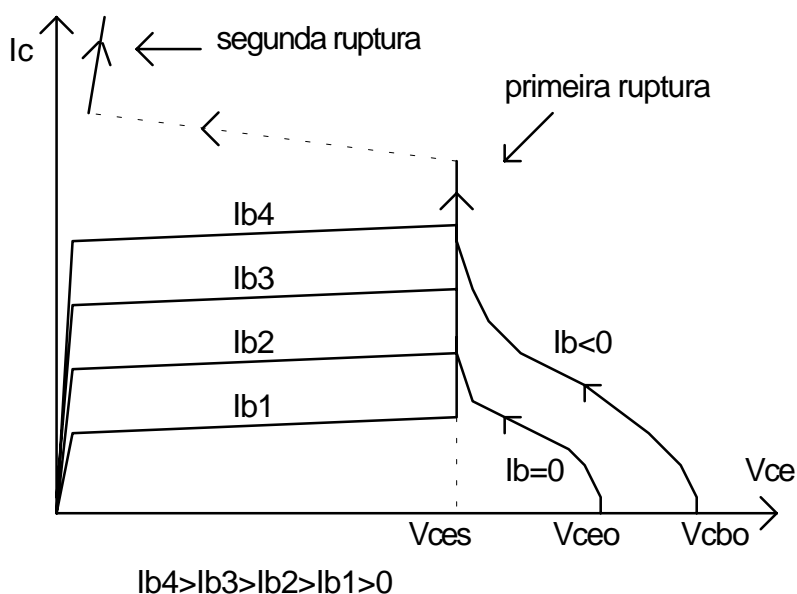


Figura 1.7 Característica estática de transistor bipolar.

### 1.3.3 Área de Operação Segura (AOS)

A AOS representa a região do plano  $V_{ce} \times I_c$  dentro da qual o TBP pode operar sem se danificar. A figura 1.8 mostra uma forma típica de AOS.

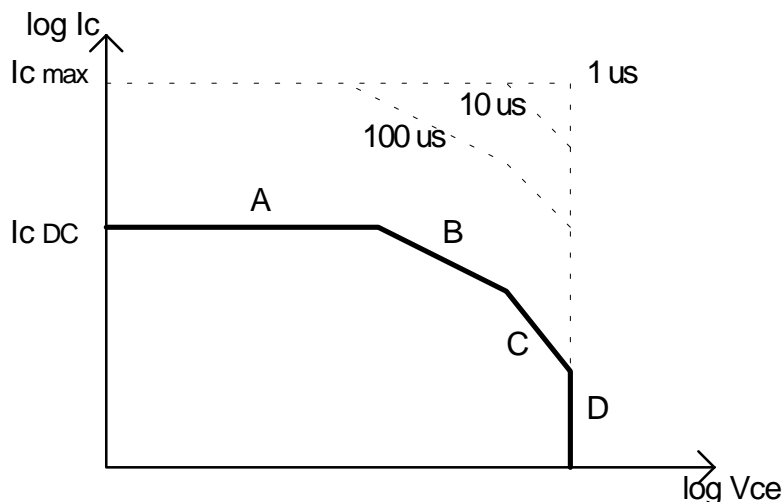


Figura 1.8. Aspecto típico de AOS de TBP

- A: Máxima corrente contínua de coletor  
 B: Máxima potência dissipável (relacionada à temperatura na junção)  
 C: Limite de segunda ruptura  
 D: Máxima tensão Vce

À medida que a corrente se apresenta em pulsos (não-repetitivos) a área se expande.

Para pulsos repetitivos deve-se analisar o comportamento térmico do componente para se saber se é possível utilizá-lo numa dada aplicação, uma vez que a AOS, por ser definida para um único pulso, é uma restrição mais branda. Esta análise térmica é feita com base no ciclo de trabalho a que o dispositivo está sujeito, aos valores de tensão e corrente e à impedância térmica do transistor, a qual é fornecida pelo fabricante.

### 1.3.4 Região de quase-saturação

Consideremos o circuito mostrado na figura 1.9, e as curvas estáticas do TBP ali indicadas.

Quando  $I_c$  cresce,  $V_{ce}$  diminui, dada a maior queda de tensão sobre R. À medida que  $V_{ce}$  se reduz, caminha-se no sentido da saturação.

Os TBP apresentam uma região chamada de quase-saturação gerada, principalmente, pela presença da camada N- do coletor.

À semelhança da carga espacial armazenada nos diodos, nos transistores bipolares também ocorre estocagem de carga. A figura 1.10 mostra a distribuição de carga estática no interior do transistor para as diferentes regiões de operação.

Na região ativa, J2 está reversamente polarizada e ocorre uma acumulação de elétrons na região da base. Quando se aproxima da saturação, J2 fica diretamente polarizada, atraindo lacunas da base para o coletor. Tais lacunas associam-se a elétrons vindos do emissor e que estão migrando pelo componente, criando uma carga espacial que penetra a região N-. Isto representa um "alargamento" da região da base, implicando na redução do ganho do transistor. Tal situação caracteriza a chamada quase-saturação. Quando esta distribuição de carga espacial ocupa toda a região N- chega-se, efetivamente, à saturação.

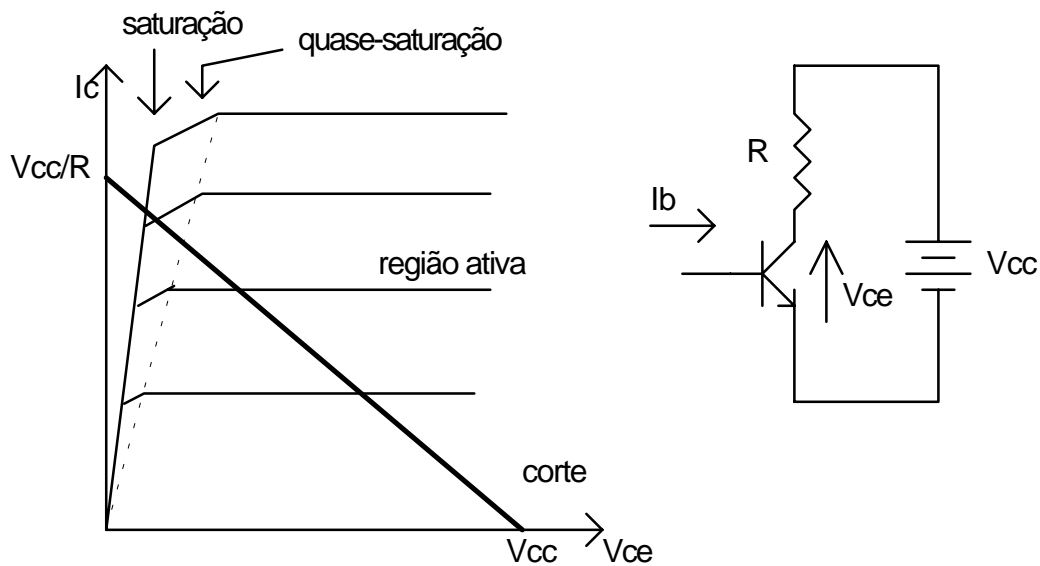


Figura 1.9 Região de quase-saturação do TBP.

É claro que no desligamento toda esta carga terá que ser removida antes do efetivo bloqueio do TBP, o que sinaliza a importância do ótimo circuito de acionamento de base para que o TBP possa operar numa situação que minimize a tempo de desligamento e a dissipação de potência (associada ao valor de  $V_{ce}$ ).

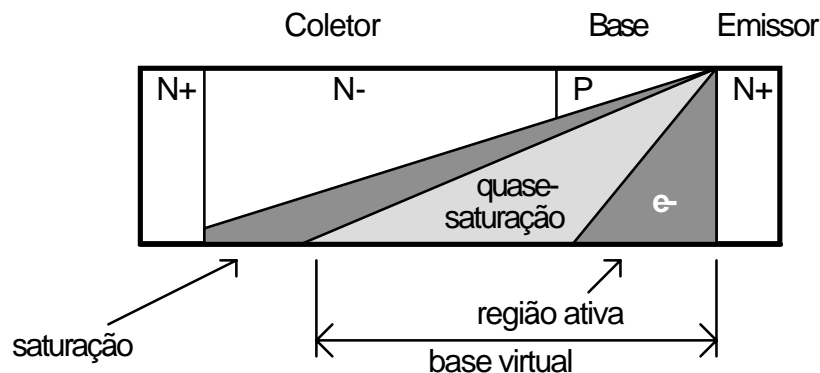


Figura 1.10 Distribuição da carga estática acumulada no TBP

### 1.3.5 Ganho de corrente

O ganho de corrente dos TBP varia com diversos parâmetros ( $V_{ce}$ ,  $I_c$ , temperatura), sendo necessário, no projeto, definir adequadamente o ponto de operação.

Em baixas correntes, a recombinação dos portadores em trânsito leva a uma redução no ganho, enquanto para altas correntes tem-se o fenômeno da quase-saturação reduzindo o ganho, como explicado anteriormente.



Para uma tensão  $V_{ce}$  elevada, a largura da região de transição de J2 que penetra na camada de base é maior, de modo a reduzir a espessura efetiva da base, o que leva a um aumento do ganho.

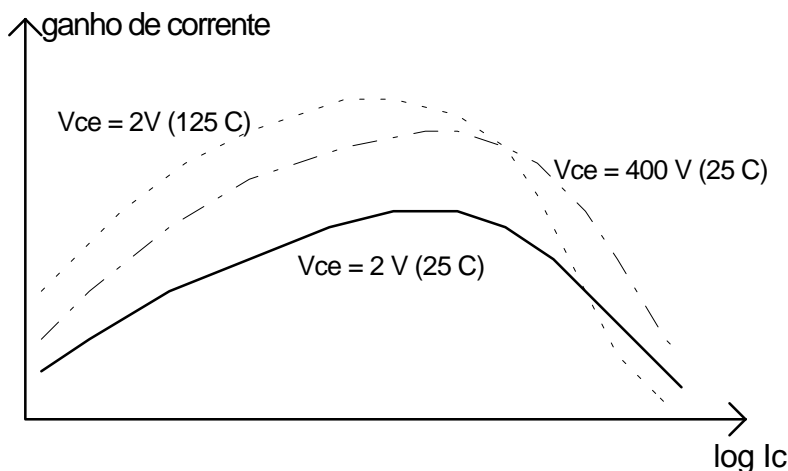


Figura 1.11 Comportamento típico do ganho de corrente em função da tensão  $V_{ce}$ , da temperatura e da corrente de coletor.

### 1.3.6 Características de chaveamento

As características de chaveamento são importantes pois definem a velocidade de mudança de estado e ainda determinam as perdas no dispositivo relativas às comutações, que são dominantes nos conversores de alta frequência. Definem-se diversos intervalos considerando operação com carga resistiva ou indutiva. O sinal de base, para o desligamento é, geralmente, negativo, a fim de acelerar o bloqueio do TBP.

#### a) Carga resistiva

A figura 1.12 mostra formas de onda típicas para este tipo de carga. O índice "r" se refere a tempos de subida (de 10% a 90% dos valores máximos), enquanto "f" relaciona-se aos tempos de descida. O índice "s" refere-se ao tempo de armazenamento e "d" ao tempo de atraso.

##### *td: tempo de atraso*

Corresponde a tempo de descarregamento da capacitância da junção b-e. Pode ser reduzido pelo uso de uma maior corrente de base com elevado  $\text{dib/dt}$ .

##### *tri: tempo de crescimento da corrente de coletor*

Este intervalo se relaciona com a velocidade de aumento da carga estocada e depende da corrente de base.

Como a carga é resistiva, uma variação de  $I_c$  provoca uma mudança em  $V_{ce}$ .

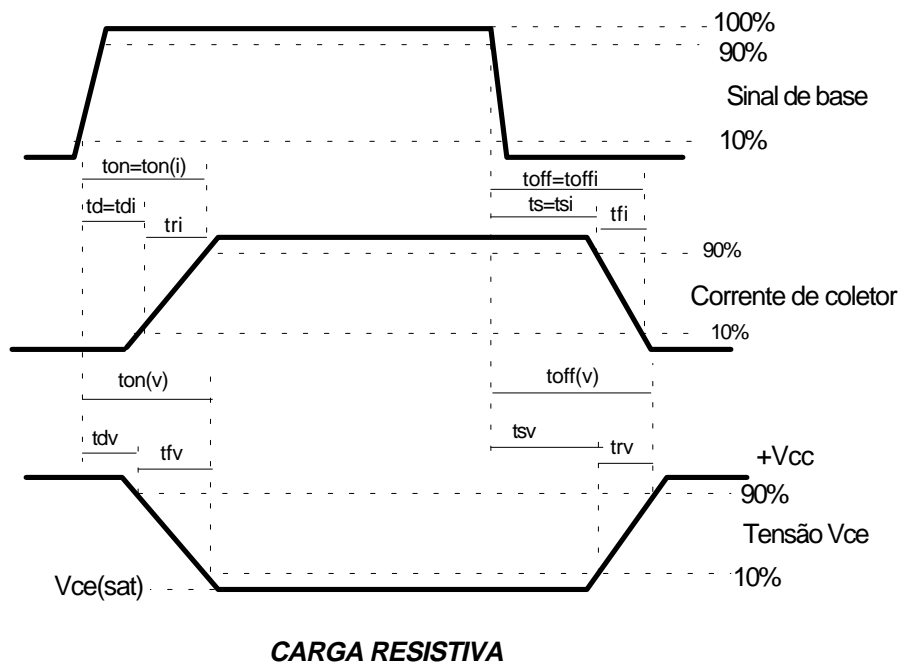


Figura 1.12 Característica típica de chaveamento de carga resistiva

*ts*: tempo de armazenamento

Intervalo necessário para retirar ( $I_b < 0$ ) e/ou neutralizar os portadores estocados no coletor e na base

*tfi*: tempo de queda da corrente de coletor

Corresponde ao processo de bloqueio do TBP, com a travessia da região ativa, da saturação para o corte. A redução de  $I_c$  depende de fatores internos ao componente, como o tempo de recombinação, e de fatores externos, como o valor de  $I_b$  (negativo).

Para obter um desligamento rápido deve-se evitar operar com o componente além da quase-saturação, de modo a tornar breve o tempo de armazenamento.

## b) Carga indutiva

Seja  $I_o > 0$  e constante durante a comutação. A figura 1.13 mostra formas de onda típicas com este tipo de carga.

### b.1) Entrada em condução

Com o TBP cortado,  $I_o$  circula pelo diodo ( $\Rightarrow V_{ce} = V_{cc}$ ). Após  $t_d$ ,  $I_c$  começa a crescer, reduzindo  $I_d$  (pois  $I_o$  é constante). Quando  $I_c = I_o$ , o diodo desliga e  $V_{ce}$  começa a diminuir. Além disso, pelo transistor circula a corrente reversa do diodo.

## b.2) Bloqueio

Com a inversão da tensão  $V_{be}$  (e de  $I_b$ ), inicia-se o processo de desligamento do TBP. Após  $t_{sv}$  começa a crescer  $V_{ce}$ . Para que o diodo conduza é preciso que  $V_{ce} > V_{cc}$ . Enquanto isto não ocorre,  $I_c = I_o$ . Com a entrada em condução do diodo,  $I_c$  diminui, à medida que  $I_d$  cresce ( $t_{fi}$ ).

Além destes tempos definem-se outros para carga indutiva:

$t_{ti}$  (tail time): Queda de  $I_c$  de 10% a 2%

$t_c$  ou  $t_{xo}$ : intervalo entre 10% de  $V_{ce}$  e 10% de  $I_c$

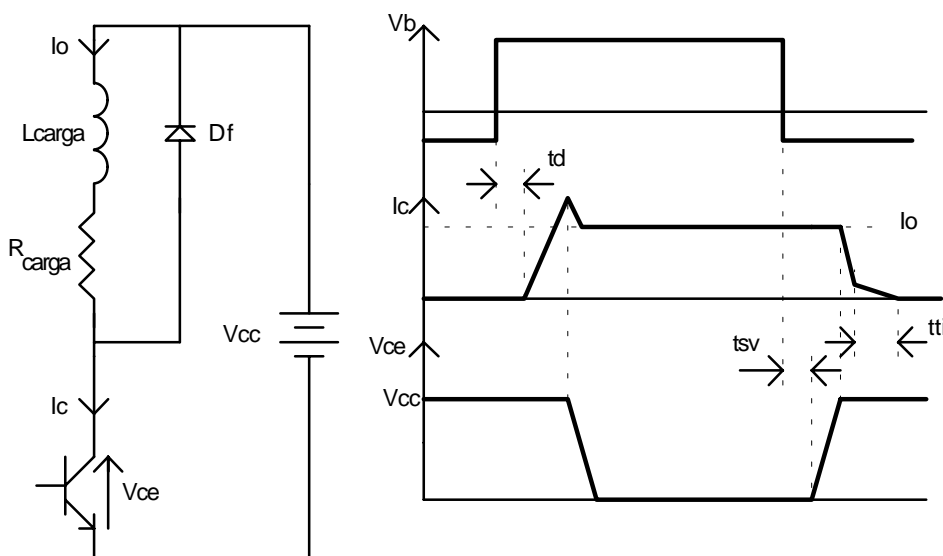


Figura 1.13. Formas de onda com carga indutiva

### 1.3.7 Circuitos amaciadores (ou de ajuda à comutação) - "snubber"

O papel dos circuitos amaciadores é garantir a operação do TBP dentro da AOS, especialmente durante o chaveamento de cargas indutivas.

#### a) Desligamento - Objetivo: atrasar o crescimento de $V_{ce}$ (figura 1.14)

Quando  $V_{ce}$  começa a crescer, o capacitor  $C_s$  começa a se carregar (via  $D_s$ ), desviando parcialmente a corrente, reduzindo  $I_c$ .  $D_f$  só conduzirá quando  $V_{ce} > V_{cc}$ .

Quando o transistor ligar o capacitor se descarregará por ele, com a corrente limitada por  $R_s$ . A energia acumulada em  $C_s$  será, então, dissipada sobre  $R_s$ .

Sejam as formas de onda mostradas na figura 1.15. Considerando que  $I_c$  caia linearmente e que  $I_L$  é constante, a corrente por  $C_s$  cresce linearmente. Fazendo-se com que  $C_s$  complete sua carga quando  $I_c = 0$ , o pico de potência se reduzirá a menos de 1/4 do seu valor sem circuito amaciador (supondo  $t_{rv} = 0$ )

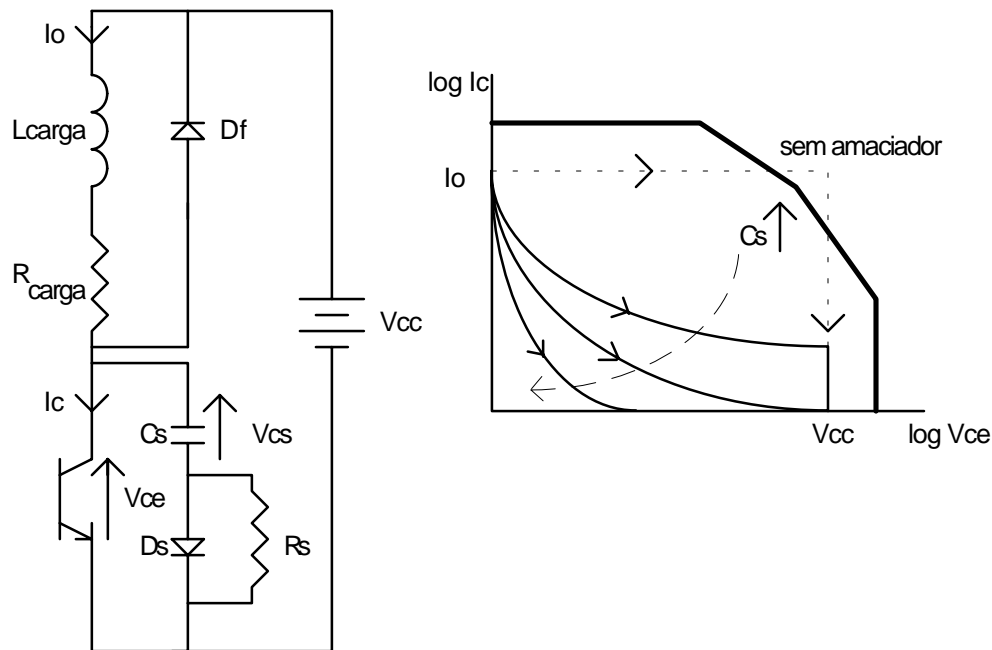


Figura 1.14. Circuito amaciador de desligamento e trajetórias na AOS

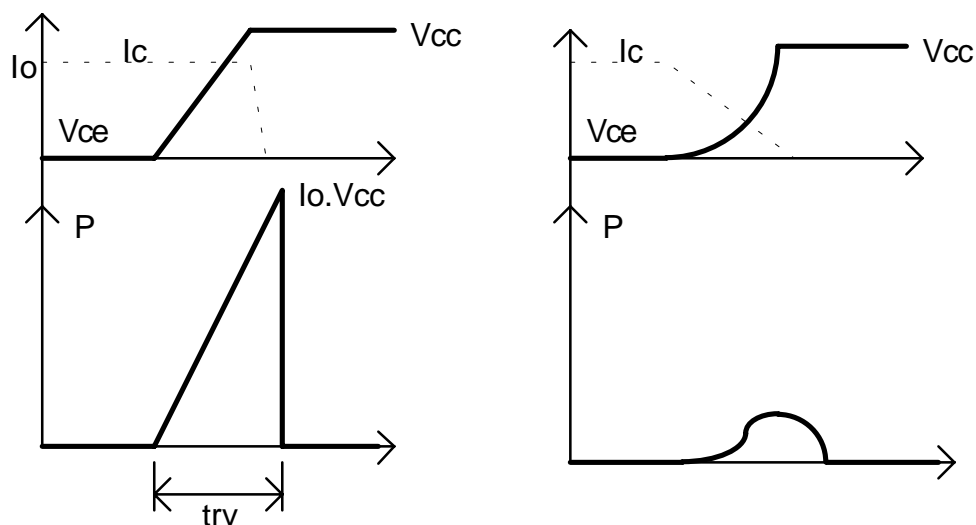


Figura 1.15. Formas de onda no desligamento sem e com o circuito amaciador.

O valor de  $R_s$  deve ser tal que permita toda a descarga de  $C_s$  durante o mínimo tempo ligado do TBP e, por outro lado, limite o pico de corrente em um valor inferior à máxima corrente de pico repetitiva do componente. Deve-se usar o maior  $R_s$  possível.

b) Entrada em condução: Objetivo: reduzir  $V_{ce}$  e atrasar o aumento de  $I_c$  (figura 1.16)

No circuito sem amaciador, após o disparo do TBP,  $I_c$  cresce, mas  $V_{ce}$  só se reduz quando  $D_f$  deixar de conduzir. A colocação de  $L_s$  provoca uma redução de  $V_{ce}$ , além de reduzir a taxa de crescimento de  $I_c$ .

Normalmente não se utiliza este tipo de circuito, considerando que os tempos associados à entrada em condução são bem menores do que aqueles de desligamento. A própria indutância parasita do circuito realiza, parcialmente, o papel de retardar o crescimento da corrente e diminuir a tensão  $V_{ce}$ . Inevitavelmente, tal indutância irá produzir alguma sobretensão no momento do desligamento, além de ressoar com as capacitâncias do circuito.

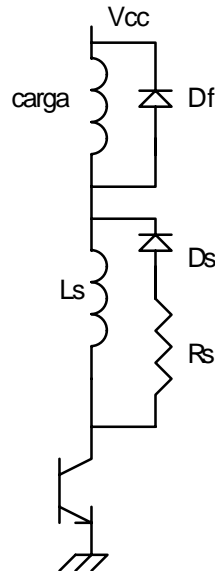


Figura 1.16. Circuito amaciador para entrada em condução.

### 1.3.8 Conexão Darlington

Como o ganho dos TBP é relativamente baixo, usulmente são utilizadas conexões Darlington (figura 1.17), que apresentam como principais características:

- ganho de corrente  $\beta = \beta_1(\beta_2 + 1) + \beta_2$
- T2 não satura, pois sua junção B-C está sempre reversamente polarizada
- tanto o disparo quanto o desligamento são sequenciais. No disparo, T1 liga primeiro, fornecendo corrente de base para T2. No desligamento, T1 deve comutar antes, interrompendo a corrente de base de T2.

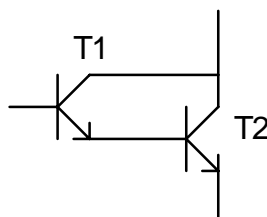


Figura 1.17. Conexão Darlington.

Os tempos totais dependem, assim, de ambos transistores, elevando, em princípio, as perdas de chaveamento.

Considerando o caso de uma topologia em ponte (ou meia ponte), como mostrado na figura 1.18, quando o conjunto superior conduz, o inferior deve estar desligado. Deve-se lembrar aqui que existem capacitâncias associadas às junções dos transistores.

Quando o potencial do ponto A se eleva (pela condução de T2) a junção B-C terá aumentada sua largura, produzindo uma corrente a qual, se a base de T3 estiver aberta, circulará pelo emissor, transformando-se em corrente de base de T4, o qual poderá conduzir, provocando um curto-circuito (momentâneo) na fonte.

A solução adotada é criar caminhos alternativos para esta corrente, por meio de resistores, de modo que T4 não conduza.

Além destes resistores, é usual a inclusão de um diodo reverso, de emissor para coletor, para facilitar o escoamento das cargas no processo de desligamento. Além disso, tal diodo tem fundamental importância no acionamento de cargas indutivas, uma vez que faz a função do diodo de circulação.

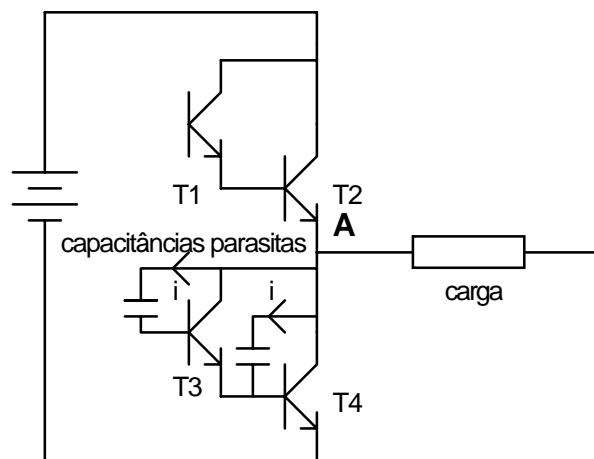


Figura 1.18 Conexão Darlington num circuito em ponte.

Usualmente associam-se aos transistores em conexão Darlington, outros componentes, cujo papel é garantir seu bom desempenho em condições adversas, como se vê na figura 1.19.

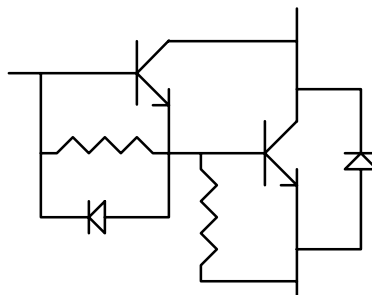


Figura 1.19. Conexão Darlington com componentes auxiliares.

### 1.3.9 Métodos de redução dos tempos de chaveamento

Um ponto básico é utilizar uma corrente de base adequada:

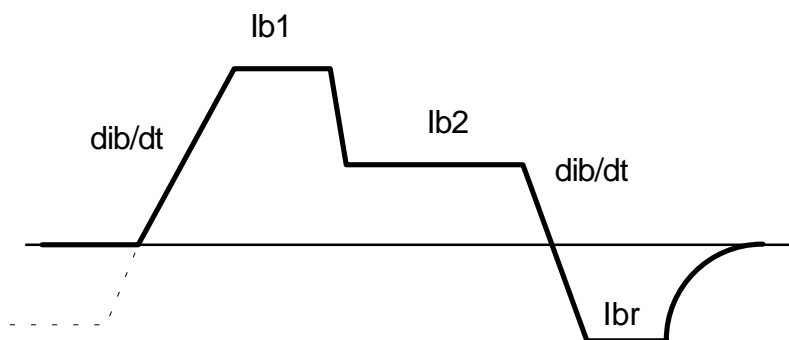


Figura 1.20 Forma de onda de corrente de base recomendada para acionamento de TBP.

As transições devem ser rápidas, para reduzir os tempo de atraso. Um valor elevado  $I_{b1}$  permite uma redução de  $t_{ri}$ . Quando em condução,  $I_{b2}$  deve ter tal valor que faça o TBP operar na região de quase-saturação. No desligamento, deve-se prover uma corrente negativa, acelerando assim a retirada dos portadores armazenados.

Para o acionamento de um transistor único, pode-se utilizar um arranjo de diodos para evitar a saturação, como mostrado na figura 1.21.

Neste arranjo, a tensão mínima na junção B-C é zero. Excesso na corrente  $I_b$  é desviado por D1. D3 permite a circulação de corrente negativa na base.

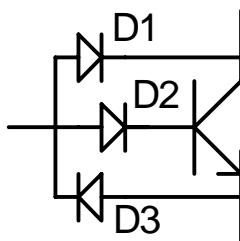


Figura 1.21. Arranjo de diodos para evitar saturação.

## 1.4 MOSFET

### 1.4.1 Princípio de funcionamento (canal N)

O terminal de gate é isolado do semiconductor por  $\text{SiO}_2$ . A junção PN- define um diodo entre Source e Drain, o qual conduz quando  $V_{ds} < 0$ . A operação como transistor ocorre quando  $V_{ds} > 0$ . A figura 1.22 mostra a estrutura básica do transistor.

Quando uma tensão  $V_{gs} > 0$  é aplicada, o potencial positivo no gate repele as lacunas na região P, deixando uma carga negativa, mas sem portadores livres. Quando esta tensão atinge um certo limiar ( $V_{th}$ ), elétrons livres (gerados principalmente por efeito térmico) presentes na região P são atraídos e formam um canal N dentro da região P, pelo qual torna-se possível a passagem de corrente entre D e S. Elevando  $V_{gs}$ , mais portadores são atraídos,

ampliando o canal, reduzindo sua resistência ( $R_{ds}$ ), permitindo o aumento de  $I_d$ . Este comportamento caracteriza a chamada "região resistiva".

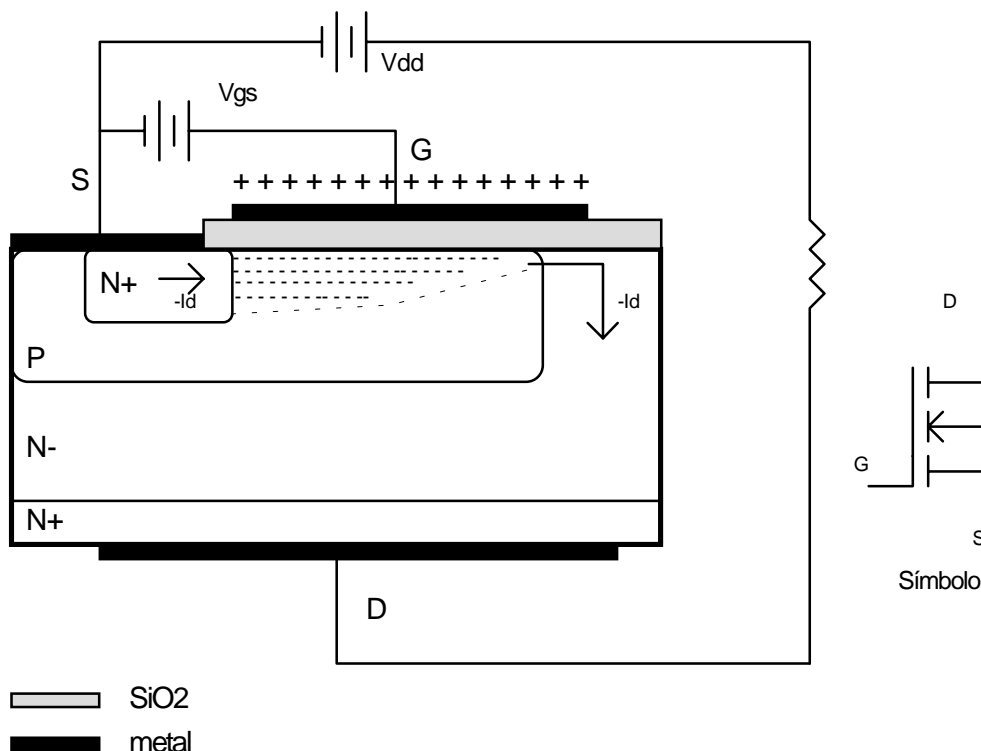


Figura 1.22. Estrutura básica de transistor MOSFET.

A passagem de  $I_d$  pelo canal produz uma queda de tensão que leva ao seu afunilamento, ou seja, o canal é mais largo na fronteira com a região N+ do que quando se liga à região N-. Um aumento de  $I_d$  leva a uma maior queda de tensão no canal e a um maior afunilamento, o que conduziria ao seu colapso e à extinção da corrente! Obviamente o fenômeno tende a um ponto de equilíbrio, no qual a corrente  $I_d$  se mantém constante para qualquer  $V_{ds}$ , caracterizando a região ativa do MOSFET. A figura 1.23 mostra a característica estática do MOSFET,

Uma pequena corrente de gate é necessária apenas para carregar e descarregar as capacitâncias de entrada do transistor. A resistência de entrada é da ordem de  $10^{12}$  ohms.

Estes transistores, em geral, são de canal N por apresentarem menores perdas e maior velocidade de comutação, devido à maior mobilidade dos elétrons em relação às lacunas.

A máxima tensão  $V_{ds}$  é determinada pela ruptura do diodo reverso. Os MOSFETs não apresentam segunda ruptura uma vez que a resistência do canal aumenta com o crescimento de  $I_d$ . Este fato facilita a associação em paralelo destes componentes.

A tensão  $V_{gs}$  é limitada a algumas dezenas de volts, por causa da capacidade de isolamento da camada de SiO<sub>2</sub>.



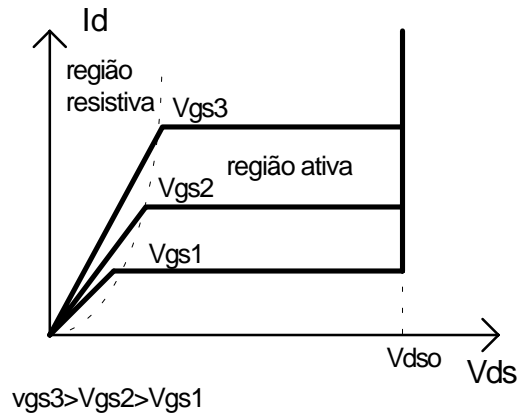


Figura 1.23. Característica estática do MOSFET.

#### 1.4.2 Área de Operação Segura

A figura 1.24 mostra a AOS dos MOSFET. Para tensões elevadas ela é mais ampla que para um TBP equivalente, uma vez que não existe o fenômeno de segunda ruptura. Para baixas tensões, entretanto, tem-se a limitação da resistência de condução.

- A: Máxima corrente de dreno contínua
- B: Limite da região de resistência constante
- C: Máxima potência (relacionada à máxima temperatura de junção)
- D: Máxima tensão Vds

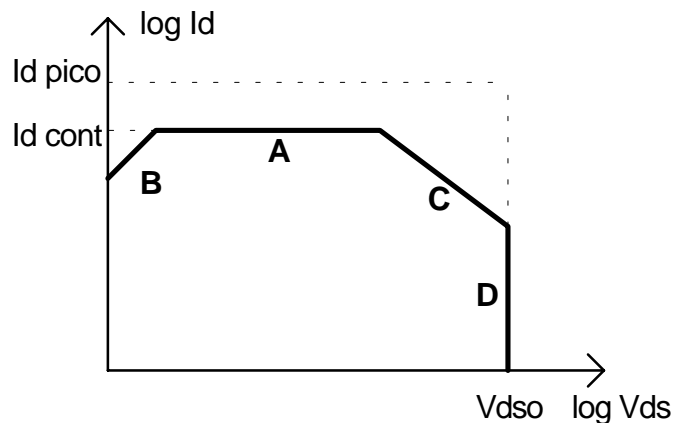


Figura 1.24. AOS para MOSFET.

#### 1.4.3 Característica de chaveamento - carga indutiva

a) Entrada em condução (figura 1.25)

Ao ser aplicada a tensão de acionamento ( $V_{gg}$ ), a capacitância de entrada começa a se carregar, com a corrente limitada por  $R_g$ . Quando se atinge a tensão limiar de condução ( $V_{th}$ ), após  $t_d$ , começa a crescer a corrente de dreno. Enquanto  $I_d < I_o$ ,  $D_f$  se mantém em

condução e  $V_{ds}=V_{dd}$ . Quando  $I_d=I_o$ ,  $D_f$  desliga e  $V_{ds}$  cai. Durante a redução de  $V_{ds}$  ocorre um aparente aumento da capacitância de entrada ( $C_{iss}$ ) do transistor (efeito Miller), fazendo com que a variação de  $V_{gs}$  se torne muito mais lenta (em virtude do "aumento" da capacitância). Isto se mantém até que  $V_{ds}$  caia, quando, então, a tensão  $V_{gs}$  volta a aumentar, até atingir  $V_{gg}$ .

Na verdade, o que ocorre é que, enquanto  $V_{ds}$  se mantém elevado, a capacitância que drena corrente do circuito de acionamento é apenas  $C_{gs}$ . Quando  $V_{ds}$  diminui, a capacitância dentre dreno e source se descarrega, o mesmo ocorrendo com a capacitância entre gate e dreno. A descarga desta última capacitância se dá desviando a corrente do circuito de acionamento, reduzindo a velocidade do processo de carga de  $C_{gs}$ , o que ocorre até que  $C_{gd}$  esteja descarregado.

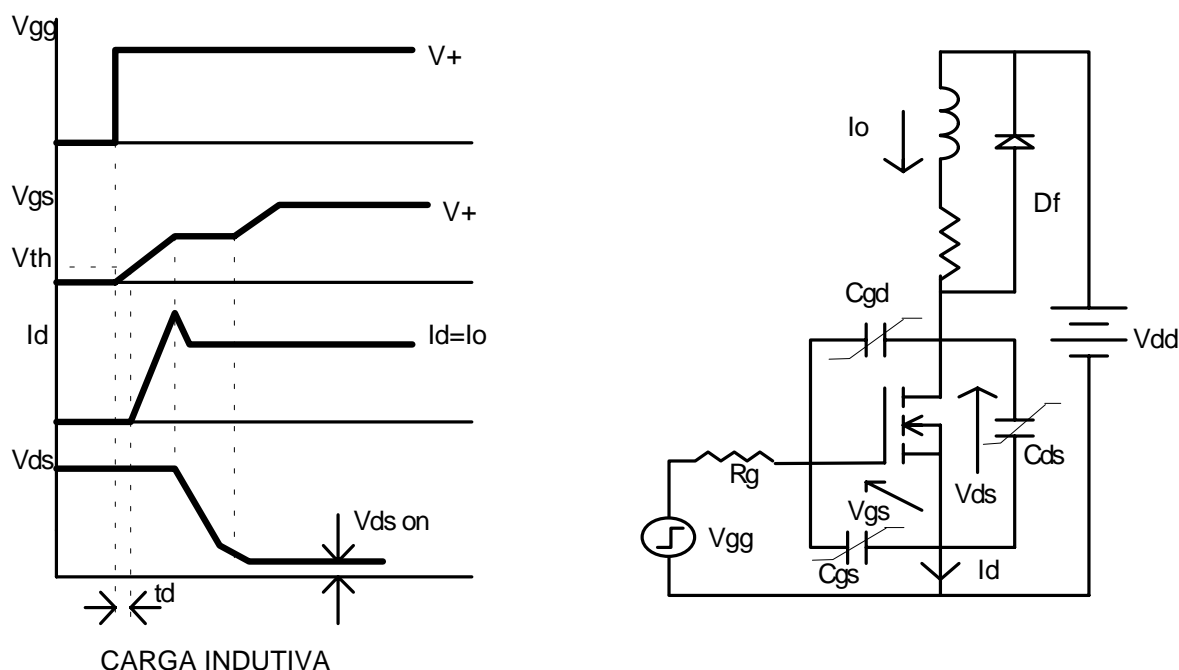


Figura 1.25 Formas de onda na entrada em condução de MOSFET com carga indutiva.

Os manuais fornecem informações sobre as capacitâncias operacionais do transistor ( $C_{iss}$ ,  $C_{oss}$  e  $C_{rss}$ ), mostradas na figura 1.26, as quais se relacionam com as capacitâncias do componente por:

$$C_{iss} = C_{gs} + C_{gd}, \text{ com } C_{ds} \text{ curto-circuitada}$$

$$C_{rs} = C_{gd}$$

$$C_{oss} \simeq C_{ds} + C_{gd}$$

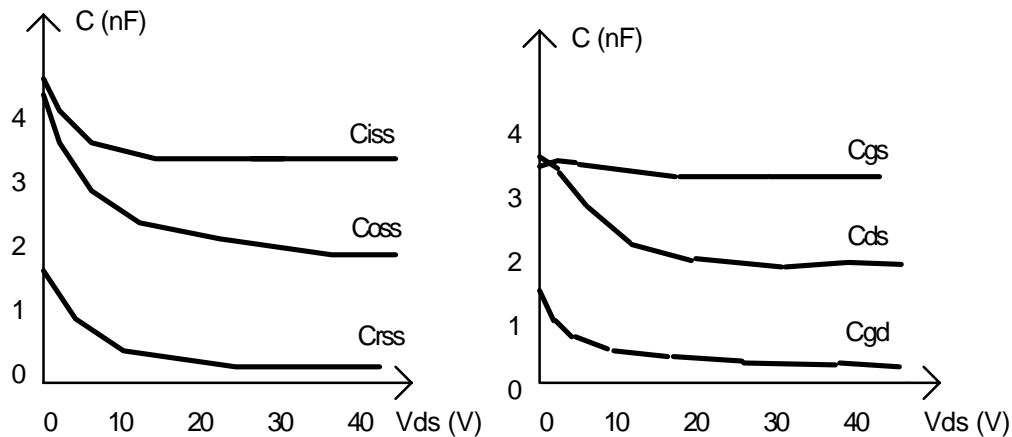


Figura 1.26. Capacitâncias de transistor MOSFET

### b) Desligamento

O processo de desligamento é semelhante ao apresentado, mas na ordem inversa. O uso de uma tensão  $V_{gg}$  negativa apressa o desligamento, pois acelera a descarga da capacitância de entrada.

Como os MOSFETs não apresentam cargas estocadas, não existe o tempo de armazenamento, por isso são muito mais rápidos que os TBP.

## 1.5 IGBT (Insulated Gate Bipolar Transistor)

O IGBT alia a facilidade de acionamento dos MOSFET com as pequenas perdas em condução dos TBP. Sua velocidade de chaveamento é semelhante à dos transistores bipolares.

### 1.5.1 Princípio de funcionamento

A estrutura do IGBT é similar à do MOSFET, mas com a inclusão de uma camada P+ que forma o coletor do IGBT, como se vê na figura 1.27.

Em termos simplificados pode-se analisar o IGBT como um MOSFET no qual a região N- tem sua condutividade modulada pela injeção de portadores minoritários (lacunas), a partir da região P+, uma vez que J1 está diretamente polarizada. Esta maior condutividade produz uma menor queda de tensão em comparação a um MOSFET similar.

O controle de componente é análogo ao do MOSFET, ou seja, pela aplicação de uma polarização entre gate e emissor. Também para o IGBT o acionamento é feito por tensão.

A máxima tensão suportável é determinada pela junção J2 (polarização direta) e por J1 (polarização reversa). Como J1 divide 2 regiões muito dopadas, conclui-se que um IGBT não suporta tensões elevadas quando polarizado reversamente.

Os IGBTs apresentam um tiristor parasita. A construção do dispositivo deve ser tal que evite o acionamento deste tiristor, especialmente devido às capacitâncias associadas à região P, a qual relaciona-se à região do gate do tiristor parasita. Os modernos componentes não apresentam problemas relativos a este elemento indesejado.



Outro importante critério para a seleção refere-se às perdas de potência no componente. Assim, aplicações em alta frequência (acima de 50kHz) devem ser utilizados MOSFETs. Em frequências mais baixas, qualquer dos 3 componentes podem responder satisfatoriamente.

No entanto, as perdas em condução dos TBPs e dos IGBTs são sensivelmente menores que as dos MOSFET.

Como regra básica:    em alta frequência: MOSFET  
                                 em baixa frequência: IGBT