

4. CONVERSORES RESSONANTES

Nas topologias em que as chaves semicondutoras comutam a corrente total da carga a cada ciclo, elas ficam sujeitas a picos de potência que colaboram para o "stress" do componente, reduzindo sua vida útil. Além disso, elevados valores de di/dt e dv/dt são potenciais causadores de interferência eletromagnética (IEM).

Quando se aumenta a frequência de chaveamento, buscando reduzir o tamanho dos elementos de filtragem e dos transformadores, as perdas de comutação se tornam mais significativas sendo, em última análise, as responsáveis pela frequência máxima de operação dos conversores. Dificilmente esta frequência ultrapassa 50kHz para uma potência superior a 100W.

Por outro lado, caso a mudança de estado das chaves ocorra quando tensão e/ou corrente por elas for nula, o chaveamento se faz sem dissipação de potência.

Analisaremos a seguir algumas topologias básicas que possibilitam tal comutação não-dissipativa. A carga "vista" pelo conversor é formada por um circuito ressonante e uma fonte (de tensão ou de corrente). O dimensionamento adequado do par L/C faz com que a corrente e/ou a tensão se invertam, permitindo o chaveamento dos interruptores em situação de corrente e/ou tensão nulas, eliminando as perdas de comutação.

4.1 Conversor ressonante com carga em série (SLR)

A topologia básica deste conversor é mostrada na figura 4.1.

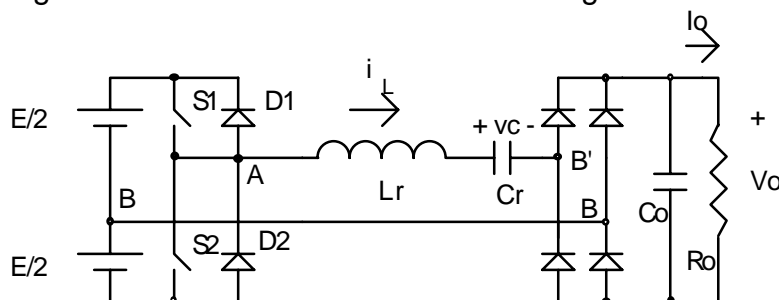


Figura 4.1. Conversor ressonante com carga em série

L_r e C_r formam o circuito ressonante. A corrente i_L é retificada e alimenta a carga, a qual conecta-se em série com o circuito ressonante.

C_o é usualmente grande o suficiente para se poder considerar V_o sem ondulação. As perdas resistivas no circuito podem ser desprezadas, simplificando a análise.

V_o se reflete na entrada do retificador entre B e B', de modo que:

$$\begin{aligned} v_{B'B} &= V_o \quad \text{se } i_L > 0 \\ v_{B'B} &= -V_o \quad \text{se } i_L < 0 \end{aligned} \quad (4.1)$$

Quando $i_L > 0$, conduz S1 ou D2. Quando S1 conduz, tem-se:

$$\begin{aligned} v_{AB} &= E/2 \\ v_{AB'} &= (E/2 - V_o) \end{aligned} \quad (4.2)$$

Se D2 conduzir:

$$\begin{aligned} v_{AB} &= -E/2 \\ v_{AB'} &= -(E/2 + V_o) \end{aligned} \quad (4.3)$$

Quando $i_L < 0$, conduz S2 ou D1. Quando S2 conduz tem-se:

$$\begin{aligned} v_{AB} &= -E/2 \\ v_{AB'} &= -(E/2 - V_o) \end{aligned} \quad (4.4)$$

Se D1 conduz:

$$\begin{aligned} v_{AB} &= E/2 \\ v_{AB'} &= E/2 + V_o \end{aligned} \quad (4.5)$$

Usualmente o controle de S1 e S2 é simétrico, e a condução dos diodos D1 e D2 também o é. A análise de meio ciclo permite analisar todo o comportamento do circuito. O controle da tensão de saída é feito por modulação em frequência.

O uso de um transformador entre B e B' permite alterar a tensão na carga, sem afetar o funcionamento da topologia.

Este conversor tem como característica uma proteção intrínseca contra sobrecarga, uma vez que opera como uma fonte de corrente, no entanto, exige uma carga mínima para funcionar.

A frequência de ressonância é dada por:

$$\omega_o = \frac{1}{\sqrt{L_r \cdot C_r}} \quad (4.6)$$

O circuito ressonante mostrado na figura 4.2. tem as seguintes equações:

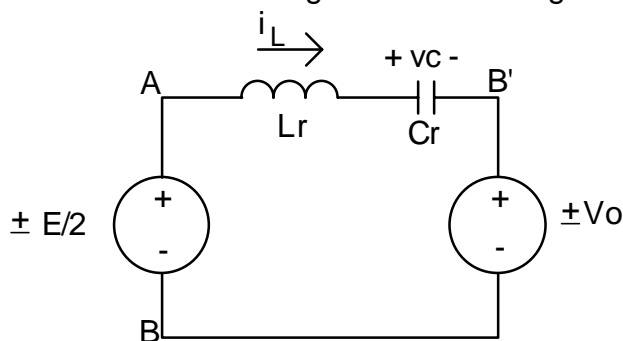


Figura 4.2. Circuito ressonante equivalente

$$i_L(t) = I_{Lo} \cdot \cos[\omega_o \cdot (t - t_o)] + \frac{V - V_{co}}{Z_o} \cdot \sin[\omega_o \cdot (t - t_o)] \quad (4.7)$$

$$v_{co}(t) = V - (V - V_{co}) \cdot \cos[\omega_o \cdot (t - t_o)] + Z_o \cdot I_{Lo} \cdot \sin[\omega_o \cdot (t - t_o)] \quad (4.8)$$

I_{L0} e V_{C0} são as condições iniciais de corrente no indutor e tensão no capacitor, respectivamente. A tensão V é a tensão CC resultante na malha, ou seja, a soma (ou subtração) da tensão de entrada com a de saída ($V=V_{AB}$).

$$Z_0 = \sqrt{\frac{L_r}{C_r}} \quad (4.9)$$

4.1.1 Modo de operação descontinuo, $\omega_s < \omega_0/2$

A figura 4.3. mostra as formas de onda referentes a este modo de funcionamento. A figura 4.4. mostra os circuitos equivalentes em cada intervalo de funcionamento.

Em $\omega_0 t_0$, S1 é ligado e i_L começa a crescer. A tensão sobre o capacitor cresce desde seu valor inicial ($-2V_0$). Em $\omega_0 t_1$, ou seja, 180° após $\omega_0 t_0$, i_L se inverte e deve fluir por D1 (pois S2 não foi acionado). A retirada do sinal de base/gate de S1 deve ocorrer durante a condução de D1, ou seja, S1 desliga com corrente e tensão nulas. Após mais 180° , a corrente se anula e assim permanece, pois não há outra chave conduzindo. A tensão sobre C_r permanece $+2V_0$, até o início do próximo semi-ciclo, quando S2 entra em condução em $\omega_0 t_3$. Por causa desta descontinuidade da corrente, meio-ciclo da frequência de chaveamento excede 360° da frequência de ressonância.

Durante o intervalo t_2 a t_3 , não existe corrente pelo circuito, de modo que a tensão sobre o capacitor não se altera. Variando-se a duração deste intervalo ajusta-se a tensão de saída.

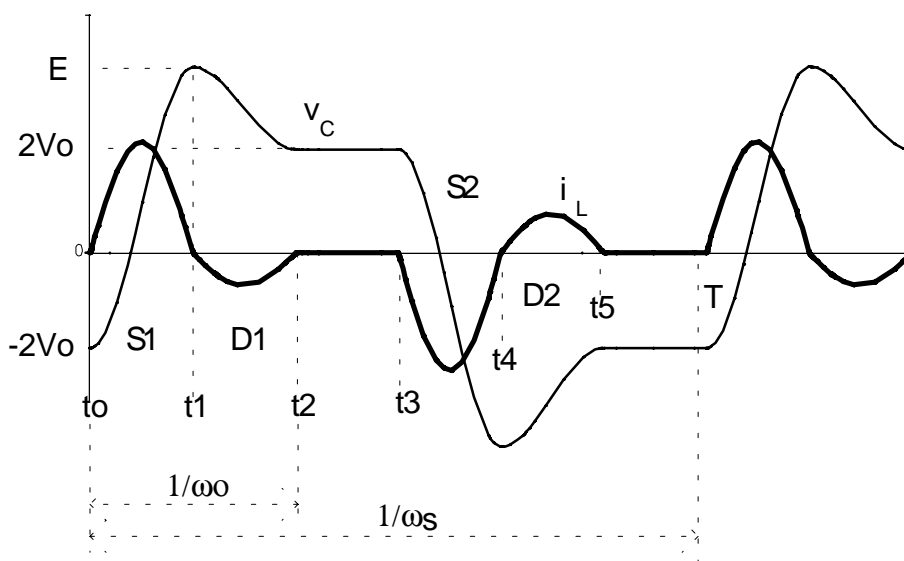


Figura 4.3. Formas de onda do conversor no modo de operação descontinuo

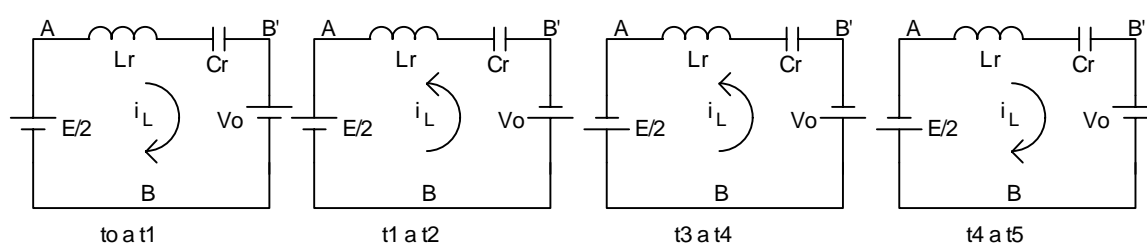


Figura 4.4. Circuitos equivalentes em cada intervalo do modo de operação

Note que a entrada e a saída de condução dos transístores e diodos ocorre quando a corrente é nula. Assim, não existe perda de chaveamento nos semicondutores. Por outro lado, o pico de corrente pelos dispositivos implica num aumento das perdas de condução.

4.1.2 Modos de operação contínuo para $\omega_0/2 < \omega_s < \omega_0$

Atuando-se com frequência de chaveamento na faixa $\omega_0/2 < \omega_s < \omega_0$ teremos uma situação em que não ocorre descontinuidade da corrente, de modo que uma das comutações é dissipativa. A figura 4.5. mostra as formas de onda de corrente pelo indutor e tensão no capacitor neste modo de operação. Na figura 4.6. tem-se os circuitos equivalentes em cada intervalo.

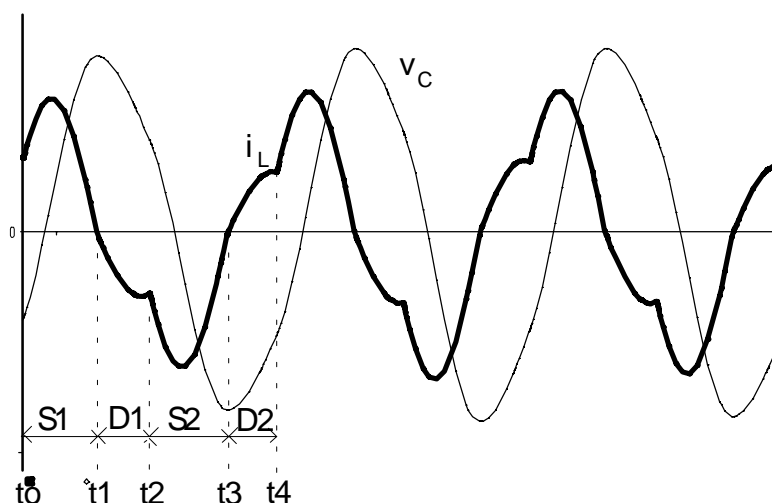


Figura 4.5. Formas de onda quando $\omega_0/2 < \omega_s < \omega_0$

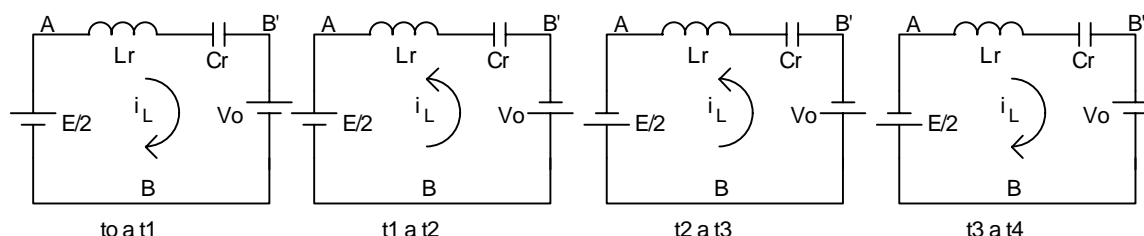


Figura 4.6. Circuitos equivalentes em cada intervalo do modo de operação

S1 entra em condução em $\omega_0 t_0$, sob tensão e corrente diferentes de zero (dissipando potência). Em $\omega_0 t_1$ (menos que 180°) a corrente se inverte, passando por D1 (S1 desliga com corrente nula). Em $\omega_0 t_2$ S2 entra em condução, desligando D1 e iniciando o semiciclo seguinte. Neste caso não existe o intervalo de corrente nula pelo circuito.

4.1.3 Modo de operação contínuo para $\omega_s > \omega_0$

S1 começa a conduzir em $\omega_0 t_0$ com corrente nula (o sinal de condução deve ter sido aplicado durante a condução de D1). Em $\omega_0 t_1$ S1 é desligado e a corrente tem continuidade via D2. O desligamento de S1 é dissipativo. Durante a condução de D2 envia-se o sinal de condução para S2, o qual entrará em condução assim que a corrente se inverter (D2 desligar).

A figura 4.7. mostra as formas de onda e os circuitos equivalentes neste modo de operação.

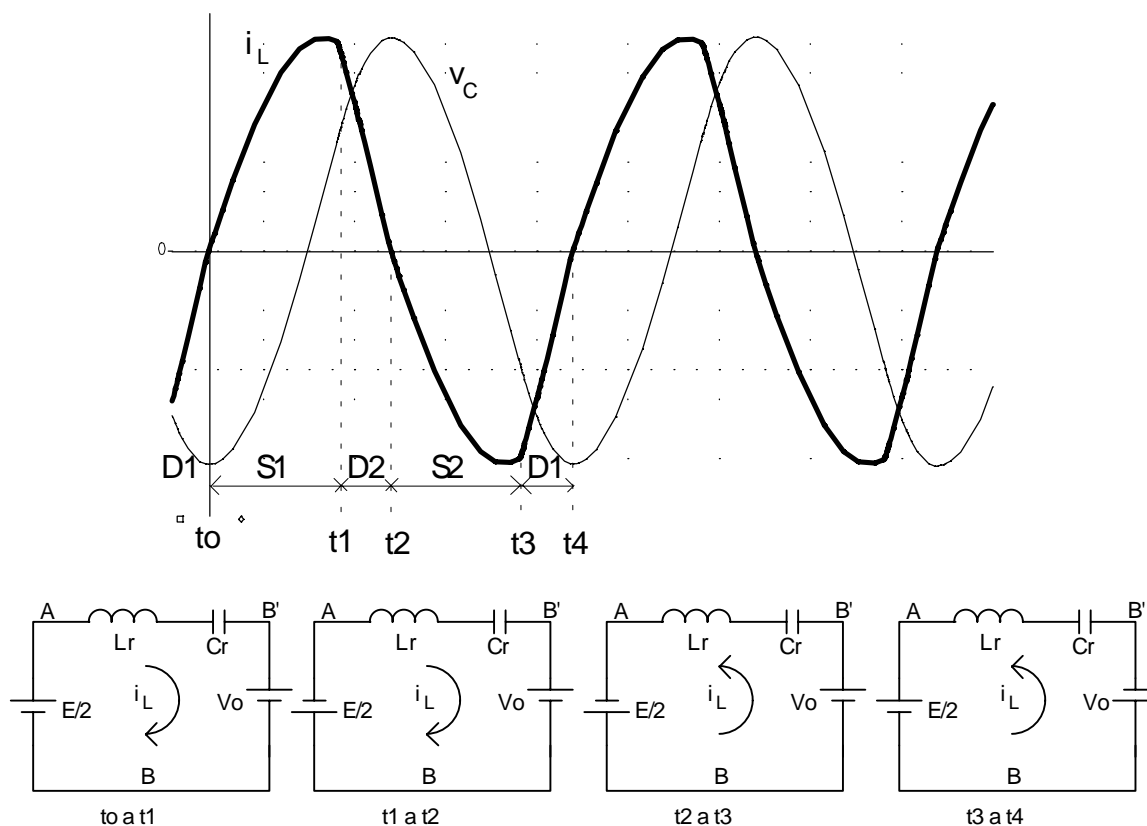


Figura 4.7. Formas de onda para $\omega_s > \omega_0$ e circuitos equivalentes em cada intervalo do modo de operação.

Neste modo de operação é possível, adicionando-se capacitores entre os terminais principais das chaves, obter-se comutação sob tensão nula, como mostra a figura 4.8.

Durante a condução do interruptor (por exemplo, S1), o capacitor colocado em paralelo a ele está, obviamente, descarregado. Quando a chave é aberta, o capacitor se carrega com a corrente da carga, até levar o diodo do ramo complementar (p.ex. D2) à condução. No semi-ciclo seguinte, ao ser desligado o interruptor (S2), o diodo (D1) deve entrar em condução, o que acontecerá após a carga do capacitor conectado ao interruptor que estava em condução. Como a tensão de entrada é constante, a carga de um capacitor implica na descarga do outro. Assim, a energia armazenada nos capacitores não é dissipada, mas fica fluindo (idealmente) de um para outro.

A figura 4.9. mostra a característica estática do conversor. Os valores são normalizados em relação aos seguintes valores base:

$$\begin{aligned} V_{\text{base}} &= \frac{E}{2} \\ I_{\text{base}} &= \frac{E}{2 \cdot Z_0} \\ \omega_{\text{base}} &= \omega_0 \end{aligned} \quad (4.10)$$

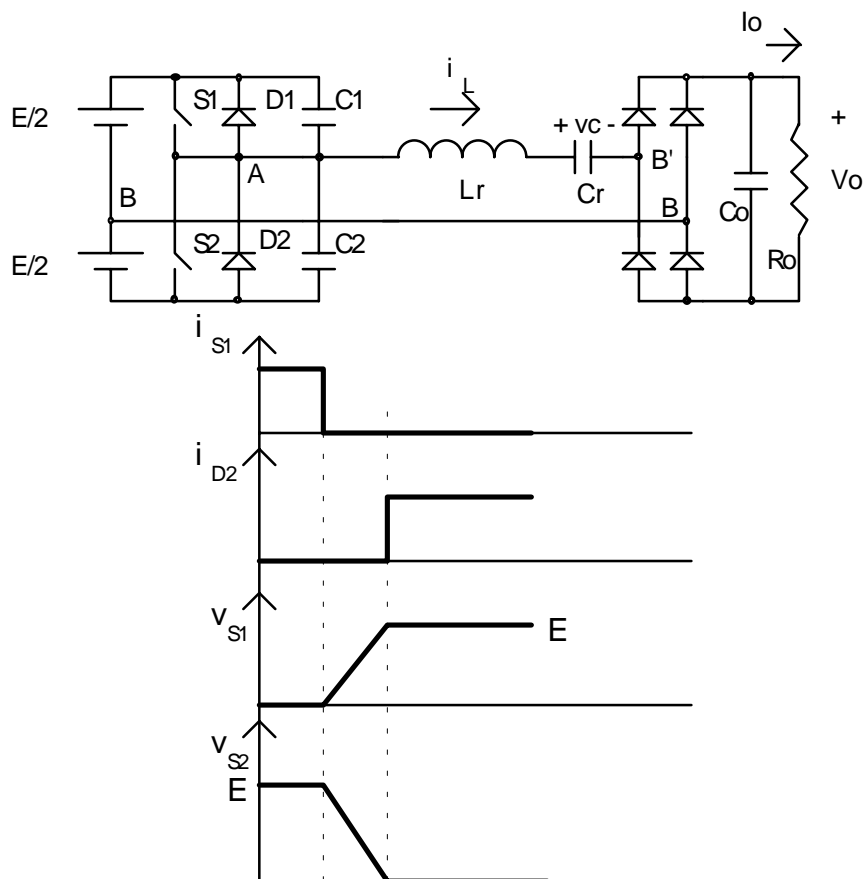


Figura 4.8. Inclusão de capacitores para obter comutações sob tensão nula.

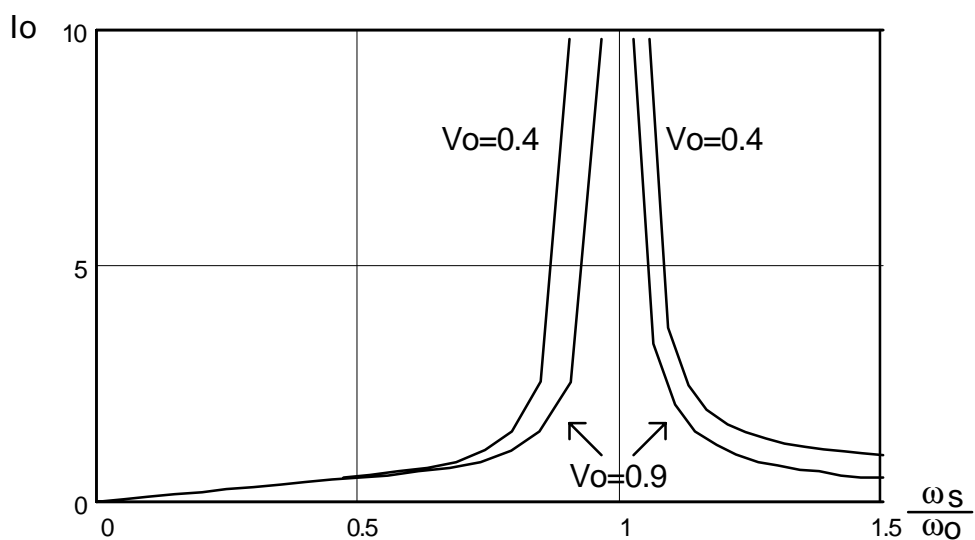


Figura 4.9. Característica estática de conversor ressonante com carga em série

São mostradas curvas para 2 valores de tensão de saída. Note-se que no modo descontínuo ($\omega_s < 0,5$) o conversor se comporta como uma fonte de corrente, cujo valor é ajustado pela variação da frequência. A variação da carga (portanto de V_o) não altera o valor da corrente. Isto justifica a afirmação anterior quanto à característica do conversor possuir uma inerente proteção contra sobre-corrente.

4.2 Conversor ressonante com carga em paralelo (PLR)

A topologia deste conversor está mostrada na figura 4.10.

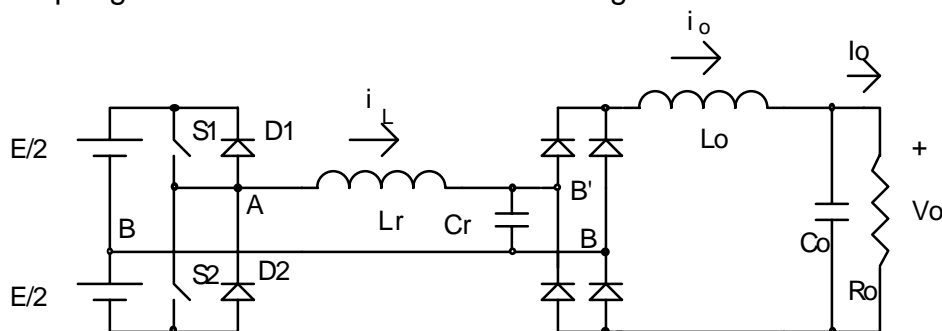


Figura 4.10. Conversor ressonante com carga conectada em paralelo com o capacitor

Nesta topologia a carga é conectada em paralelo com o capacitor do circuito ressonante. A tensão sobre o capacitor é retificada, filtrada e fornecida à carga. É possível usar transformador para isolar e escalonar a tensão de saída.

Para obter um modelo para o circuito, pode-se considerar que a corrente de saída seja sem ondulação, o que é razoável, considerando a elevada frequência de chaveamento. A tensão sobre o circuito ressonante, v_{AB} será igual a $+E/2$ caso conduzam S1 ou D1. Quando conduzirem S2 e D2, a tensão será $-E/2$.

Este conversor opera como uma fonte de tensão, podendo operar sem carga e suportando uma larga variação na corrente de saída, mas não possui proteção contra curto-circuito.

O circuito ressonante equivalente está mostrado na figura 4.11. e tem as seguintes equações (válidas no intervalo entre t_1 e t_3):

$$i_L(t) = I_o + (I_{L0} - I_o) \cdot \cos[\omega_o \cdot (t - t_1)] + \frac{\frac{E}{2} - V_{Co}}{Z_o} \cdot \sin[\omega_o \cdot (t - t_1)] \quad (4.11)$$

$$v_C(t) = \frac{E}{2} - \left(\frac{E}{2} - V_{Co} \right) \cdot \cos[\omega_o \cdot (t - t_1)] + Z_o \cdot (I_{L0} - I_o) \cdot \sin[\omega_o \cdot (t - t_1)] \quad (4.12)$$

Onde I_{L0} e V_{Co} são as condições iniciais de corrente no indutor e tensão no capacitor.

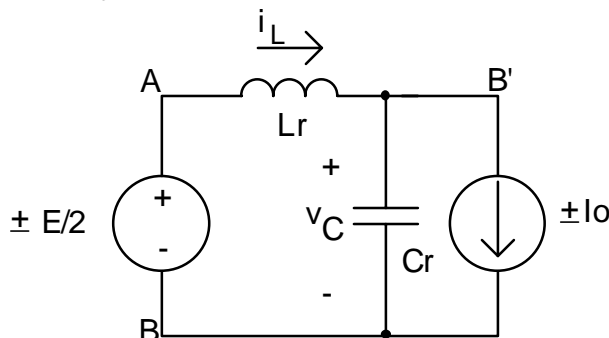


Figura 4.14. Circuito ressonante equivalente para conversor com carga em paralelo ao capacitor.

Nos intervalos (t_0 a t_1) e (t_3 a t_4) as formas de onda tem uma evolução linear.

4.2.2 Modo de operação contínuo para $\omega_0/2 < \omega_s < \omega_0$

Atuando-se com frequência de chaveamento [4.2] na faixa $\omega_0/2 < \omega_s < \omega_0$ teremos uma situação em que não ocorre descontinuidade da corrente, de modo que uma das comutações é dissipativa. A figura 4.14. mostra as formas de onda do circuito ressonante e a figura 4.15. mostra os circuitos equivalentes de cada intervalo de funcionamento.

S1 entra em condução quando a corrente é positiva, dissipando potência. A corrente oscila e quando se inverte passa por D1, até que S2 seja disparado. S1 tem seu sinal de acionamento retirado durante a condução de D1, logo, sob corrente e tensão nulas. Após a entrada em condução de S2 inicia-se o semi-ciclo seguinte.

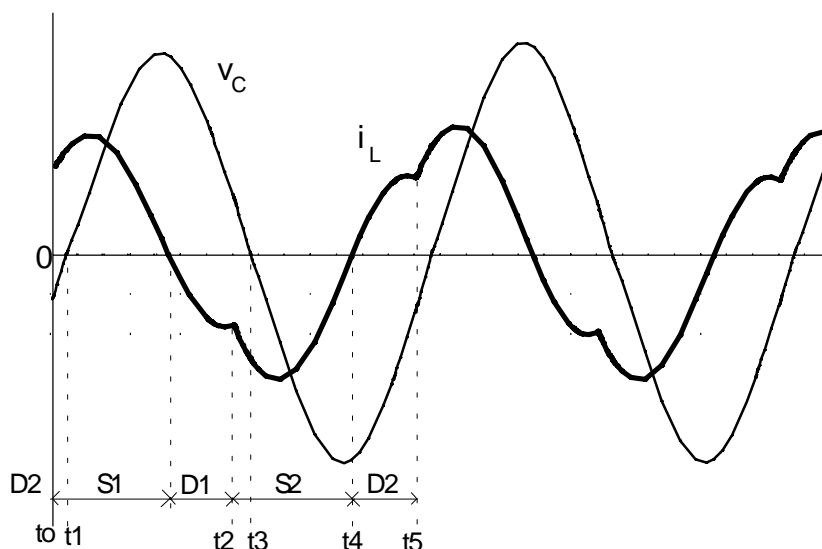


Figura 4.14. Formas de onda de corrente pelo indutor e tensão no capacitor para $\omega_0/2 < \omega_s < \omega_0$

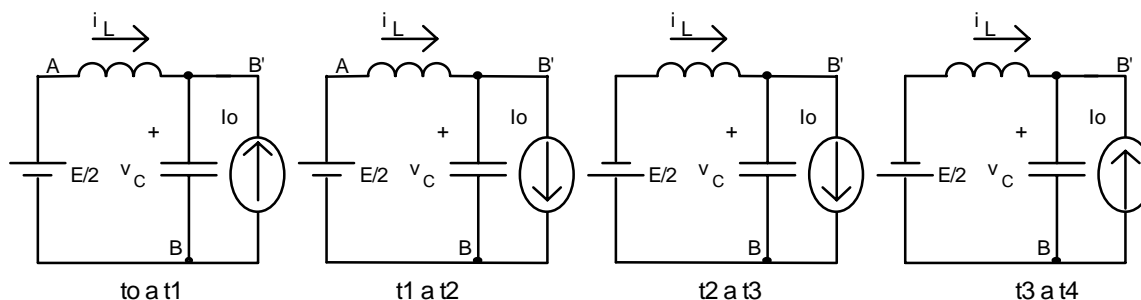


Figura 4.15. Circuitos equivalentes para cada intervalo de funcionamento

4.2.3 Modos de operação contínuo para $\omega_s > \omega_0$

S1 começa a conduzir com corrente nula (o sinal de condução deve ter sido aplicado durante a condução de D1). Quando S1 é desligado, a corrente tem continuidade via D2. O desligamento de S1 é dissipativo. Durante a condução de D2 envia-se o sinal de condução para S2, o qual entrará em condução assim que a corrente se inverte (D2 desligar). Neste modo de operação é possível, adicionando-se capacitores entre os terminais principais das chaves, obter-se comutação sob tensão nula, como já foi descrito anteriormente.

A figura 4.16. mostra as formas de onda de tensão e de corrente e a figura 4.17. mostra os circuitos equivalentes em cada intervalo de funcionamento.

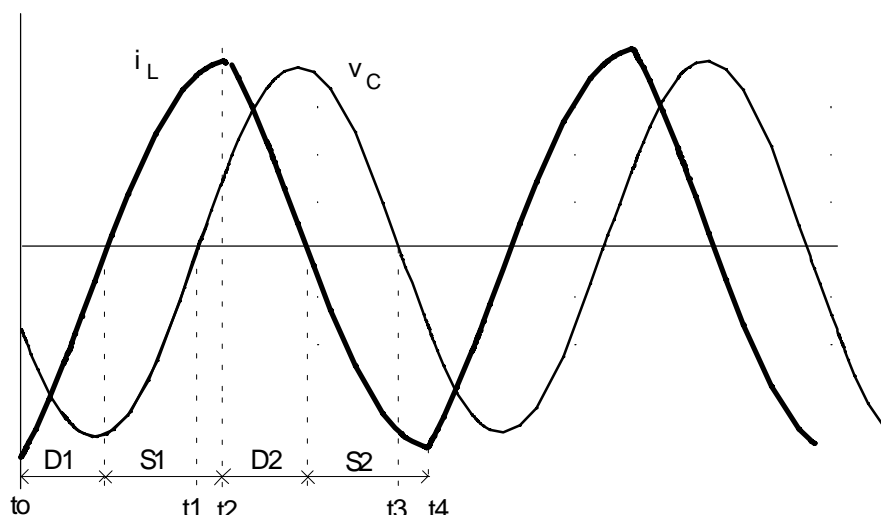


Figura 4.16. Formas de onda de tensão no capacitor e corrente no indutor para $\omega_s > \omega_0$

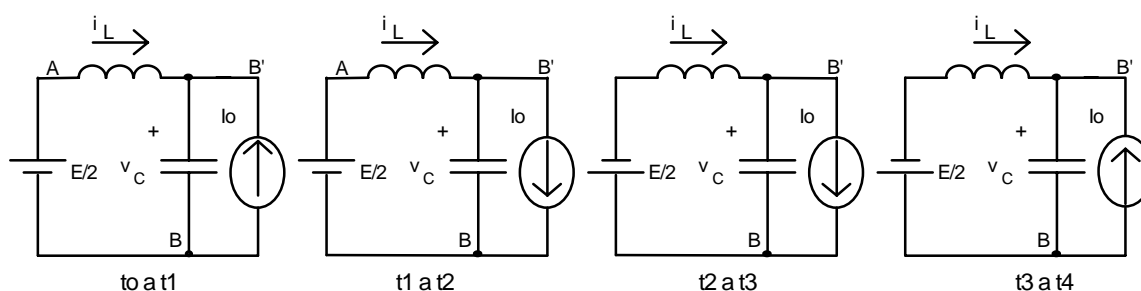


Figura 4.17. Circuitos equivalentes a cada intervalo de funcionamento

A figura 4.18. mostra a característica de transferência estática deste conversor, para diferentes valores da corrente de saída. A normalização utilizada é a mesma do conversor com carga em série.

Nota-se que no modo descontinuo, o conversor apresenta uma boa característica de fonte de tensão, uma vez que V_o independe de I_o . O ajuste da tensão é linear com a frequência de chaveamento. Isto é especialmente útil para o projeto de conversores com múltiplas saídas.

Para $\omega_s > \omega_0$, uma variação menor que 50% na frequência de chaveamento permite uma excursão bastante ampla na tensão de saída.

O conversor pode operar como abaixador ou elevador de tensão.

4.3 Conversor ressonante com carga em paralelo, com saída capacitiva

No item 4.2. foi visto um conversor cuja carga, conectada em paralelo ao capacitor de ressonância, era alimentada através de um filtro LC, ou seja, do ponto de vista do conversor, a carga se comporta como uma fonte de corrente. Outra possibilidade é ter-se uma carga que se reflita sobre o capacitor ressonante como uma fonte de tensão [4.3], ou seja, que o estágio de saída não possua a indutância de filtragem, como se vê na figura 4.19.

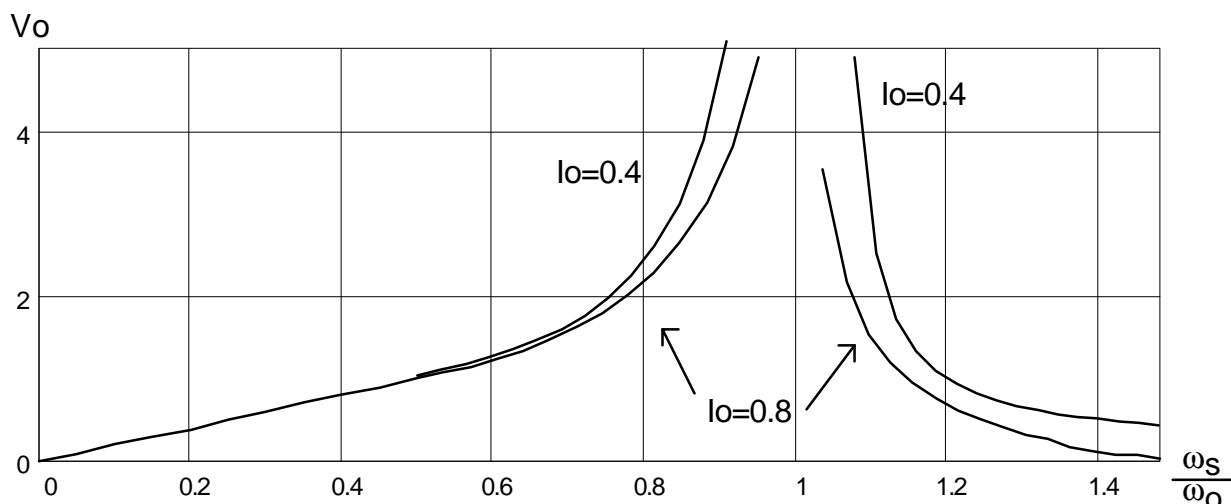


Figura 4.18. Característica estática do conversor com carga conectada em paralelo com o capacitor ressonante.

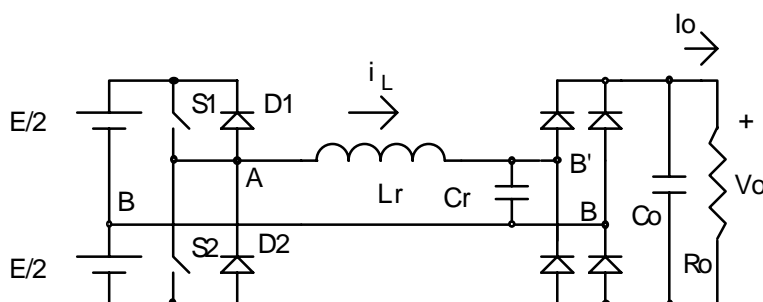


Figura 4.19. Conversor ressonante com carga em paralelo, do tipo capacitiva

A ressonância se comporta de modo semelhante ao conversor com saída de corrente, mas a corrente de saída existe apenas quando a tensão sobre C_r atinge o valor V_o .

Consideremos as formas de onda da figura 4.20. Entre t_0 e t_1 , a corrente é negativa, circulando por D_1 . Durante este intervalo é dado o comando para condução de S_1 , o qual entra efetivamente em condução em t_1 , sob corrente nula. Entre t_0 e t_2 a tensão sobre C_r cresce de modo ressonante, até atingir o valor da tensão de saída. Neste instante, supondo $C_o \gg C_r$, a tensão entre B' e B se mantém constante, num valor igual a V_o . A corrente pelo indutor L_r passa a ter uma variação linear. Se a tensão de saída for menor do que a de entrada, a corrente aumenta, e vice-versa. Em regime, no entanto, $V_o > E/2$.

Quando se desliga S_1 , em t_3 , a corrente passa a circular por D_2 e S_2 recebe sinal para ligar, conduzindo efetivamente quando a corrente se inverte. A tensão sobre C_r varia de modo ressonante, invertendo-se, até ser atingida novamente a tensão de saída (agora negativa), repetindo-se o funcionamento descrito. Dependendo dos parâmetros do circuito e da frequência de operação, a variação linear da corrente pode levá-la a zero, de modo que não ocorrem as conduções dos diodos.

Com a adição de capacitores em paralelo com os interruptores é possível obter um desligamento sob tensão nula, da mesma forma como já foi explanado anteriormente. Assim, todas as comutações dos transistores e diodos são suaves.

Como vantagem deste conversor tem-se a não necessidade do indutor de saída o qual, especialmente em aplicações de alta tensão, são elementos problemáticos. Por outro lado, como a condução dos diodos do retificador se dá apenas durante parte do período de chaveamento, para uma mesma potência de saída, eles devem conduzir uma corrente de pico de maior valor. Além disso, suas comutação serão mais dissipativas, dado que as correntes comutadas são de maior intensidade. Isto se torna mais crítico à medida que crescem a potência e a frequência de chaveamento.

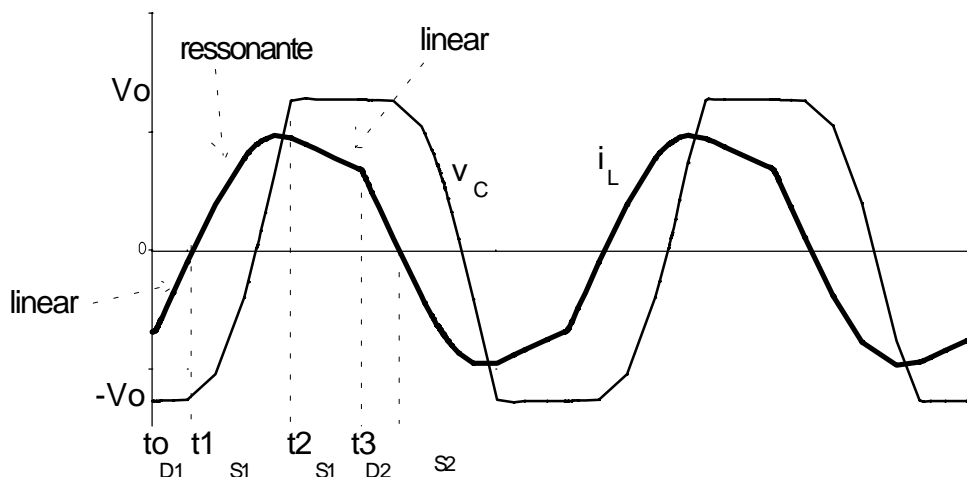


Figura 4.20. Formas de onda do conversor com carga em paralelo do tipo capacitiva

4.4 Alterações nas topologias dos conversores ressonantes

O controle da tensão de saída, conforme foi visto, se faz pela variação da frequência de chaveamento. Isto significa que, para os casos em que se deseja uma larga faixa de variação da tensão, o espectro de frequência pode ser grande. A dificuldade oriunda deste fato é que o dimensionamento dos elementos de filtragem deve ser feito para a menor frequência possível, levando, assim, a um super-dimensionamento para as frequências mais altas. Além disso, a relação entre o sinal de controle e a tensão de saída é, em geral, não-linear, levando a uma maior dificuldade no projeto da malha de controle.

Outro fator significativo nestes conversores é o de que a corrente e a tensão RMS pelas chaves semicondutoras é maior do que a necessária para a transferência de potência para a saída. Isto ocorre por conta da energia envolvida no processo de ressonância próprio do circuito, implicando no aumento dos reativos do circuito, sem relação com a potência ativa da saída.

Visando basicamente, contornar estes inconvenientes, quais sejam, os maiores valores RMS e o controle por variação da frequência, têm sido feitas inúmeras propostas de alterações nestas topologias, das quais, a título de exemplo, indicaremos o caso do conversor SLR.

4.4.1 Limitação da sobre-tensão

A figura 4.21. mostra um circuito que limita a tensão sobre o capacitor do circuito ressonante à tensão de alimentação [4.5]. A colocação dos diodos evita a presença de valores de tensão mais elevados sobre os componentes. A não existência de um retorno de energia para a fonte faz com que a energia retirada da alimentação vá toda para a carga

Na verdade, o controle não é MLP puro, uma vez que a tensão de saída depende também da duração do período de ressonância. Fazendo-se com que este período seja muito menor do que o período no qual se faz o controle MLP, obtém-se uma relação razoavelmente linear entre o sinal de controle e a tensão de saída. A figura 4.24. mostra as formas de onda do circuito.

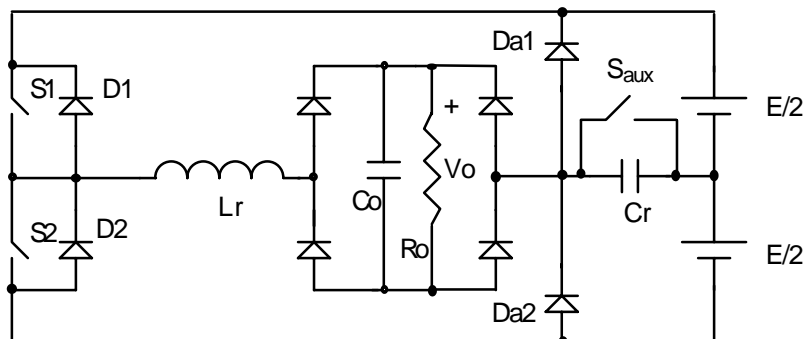


Figura 4.23. Conversor com controle MLP

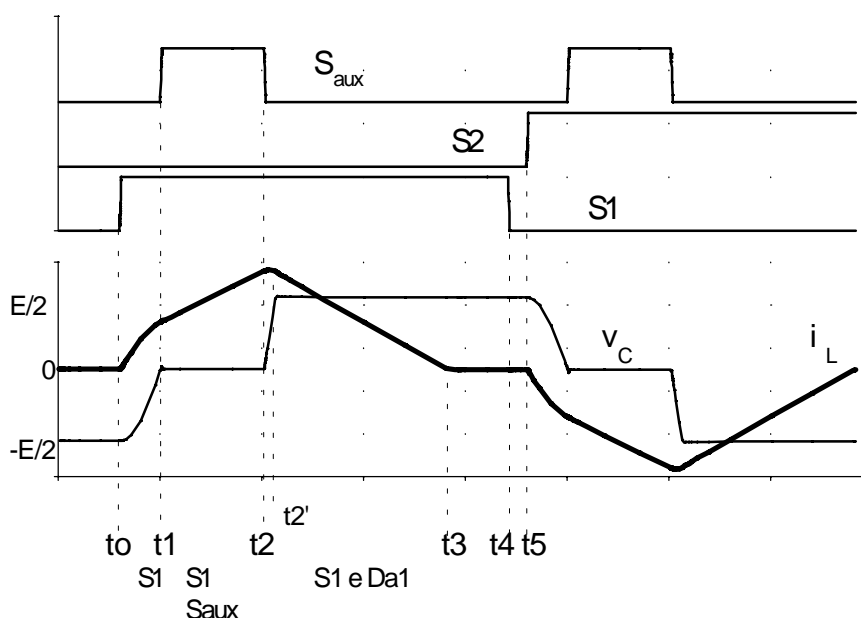


Figura 4.24. Sinais de comando dos interruptores (traços superiores); corrente no indutor e tensão no capacitor ressonante.

Em t_0 o interruptor S_1 é ligado. Inicia-se a ressonância entre L_r e C_r . O capacitor, que estava carregado com uma tensão negativa $-E/2$, vai invertendo sua tensão. Quando esta chega a zero, em t_1 , o interruptor auxiliar, S_{aux} , entra em condução, mantendo a tensão sobre C_r em zero. A corrente por L_r cresce linearmente até que em t_2 a chave auxiliar é aberta. A ressonância entre L_r e C_r é retomada, e a tensão cresce até o valor $E/2$, no qual é limitada. Quando o diodo de limitação da tensão entra em condução encerra-se a ressonância e a corrente pelo indutor começa a cair linearmente, atingindo zero em t_3 . S_1 é desligado sob corrente zero em t_4 . O semi-ciclo negativo se inicia com a entrada em condução de S_2 , em t_5 .

4.5 Fonte Ressonante de Tensão em Regime Pulsado

Considere-se uma topologia de um conversor série ressonante, com carga capacitiva conectada em paralelo com o capacitor de ressonância. [4.8]. Anteriormente foram analisados circuitos similares, mas em condição de regime permanente. Quando se trata de uma carga pulsada, o circuito se encontra sempre em regime transitório [4.9].

4.5.1 Topologia

O estágio inicial é constituído por um inversor fonte de tensão (VSI) alimentando um circuito ressonante série, com carga em paralelo com o capacitor, como mostrado na figura 4.25. O comando dos interruptores da ponte inversora é feito de modo a produzir em sua saída uma onda quadrada na frequência de ressonância determinada pelo par L_r , C_r . Esta frequência é limitada a valores compatíveis com a resposta dos diodos (por exemplo, diodos de alta tensão são lentos). Na saída do retificador tem-se o capacitor no qual será acumulada a energia necessária à alimentação da carga. Ao ser atingida a tensão desejada o inversor deixa de operar, mantendo a tensão de saída fixa até o instante em que se aciona a chave Ch , descarregando C_o sobre a carga.

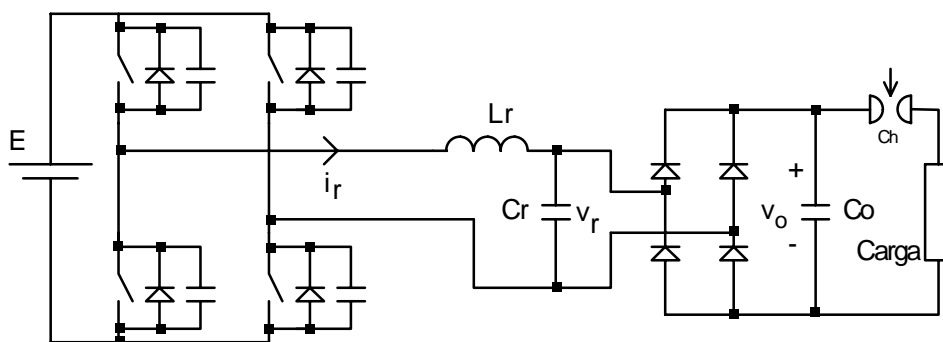


Figura 4.25. Topologia do conversor.

4.5.2 Análise do circuito ressonante

O circuito pode ser modelado como um RLC série no qual a capacitância e a tensão da fonte CC são variáveis, dependendo da configuração do inversor e da ponte retificadora.

Dado o comportamento chaveado do conversor e considerando que os parâmetros variam ciclicamente e ainda que as perdas são muito pequenas, pode-se considerar que o regime estacionário nunca é atingido. Existe, no entanto, uma condição na qual os estágios relativos à operação do circuito ocorrem de forma repetitiva. Tal comportamento, denominado de fase quase-estacionária, passa a existir após os primeiros semi-ciclos de funcionamento do circuito.

A figura 4.26 mostra os quatro circuitos equivalentes aos estágios de operação da topologia. Note-se que se alteram a polaridade da tensão de excitação do circuito (devido ao inversor) e o valor da capacitância (devido ao retificador).

A situação quase-estacionária caracteriza-se pelo fato de que, durante o intervalo no qual apenas o capacitor C_r está conectado ao circuito, não ocorre inversão na polaridade da tensão de excitação.

Para cada estágio, o circuito evolui como um RLC com as condições iniciais dadas pela tabela 4.1, até o momento em que se estabelece a condição de comutação. Durante cada estágio, a carga nos capacitores e a corrente pelo indutor são dadas por:

$$Q_k(t) = Q_k \cdot e^{-\alpha \cdot (t-t_k)} \cdot \sin[\omega \cdot (t-t_k) + \phi] + C_{on} \cdot V_i \quad (4.14)$$

$$I_k(t) = I_k \cdot e^{-\alpha \cdot (t-t_k)} \cdot \sin[\omega \cdot (t-t_k) + \beta] \quad (4.15)$$

onde:

$$\omega^2 = \omega_o^2 - \alpha^2 \quad (4.16)$$

$$\omega_o^2 = \frac{1}{L_r \cdot C_{on}} \quad (4.17)$$

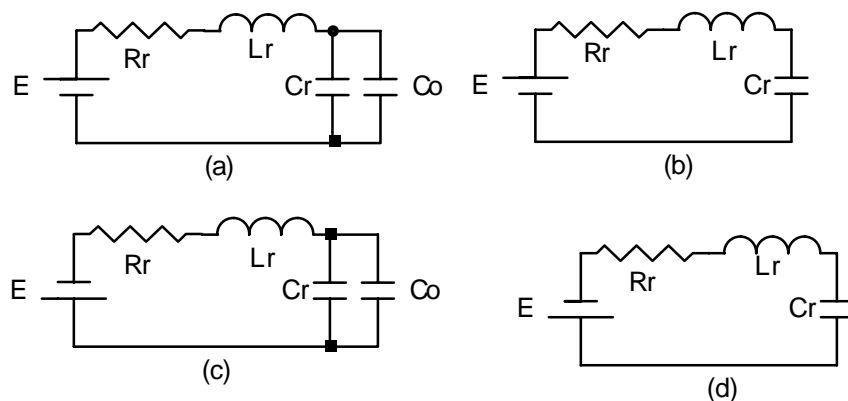


Figura 4.26. Circuitos equivalentes do conversor.

$$\alpha = \frac{R_r}{2 \cdot L_r} \quad (4.18)$$

$$\Delta Q_k = Q_k(t_k) - C_{on} \cdot V_i \quad (4.19)$$

$$Q_k^2 = \left[\frac{\Delta Q_k \cdot \alpha + I_k(t_k)}{\omega} \right]^2 + \Delta Q_k^2 \quad (4.20)$$

$$I_k^2 = \left[\frac{\Delta Q_k \cdot \omega_o^2 + I_k(t_k) \cdot \alpha}{\omega} \right]^2 + [I_k(t_k)]^2 \quad (4.21)$$

$$I_k^2 = \omega_o^2 \cdot Q_k^2$$

$$\text{tg}(\phi) = \frac{\Delta Q_k \cdot \omega}{\Delta Q_k \cdot \alpha + I_k(t_k)} \quad (4.22)$$

$$\operatorname{tg}(\beta) = \frac{-\omega \cdot I_k(t_k)}{\Delta Q_k \cdot \omega_0^2 + I_k(t_k) \cdot \alpha} \quad (4.23)$$

As curvas mostradas na figura 4.27 foram obtidas por simulação em PSpice e são coincidentes com aquelas obtidas pela solução numérica do modelo analítico apresentado. Mostram-se os intervalos de operação, separando-os nas fases não-repetitivas, que ocorrem no início da operação do circuito e a fase repetitiva, a qual, após os ciclos de chaveamento iniciais, repete-se ciclicamente.

A tabela 4.1 mostra a sequência de estágios (de 6 a 11) que caracterizam um regime quase-estacionário. Os dados ali colocados indicam os parâmetros que permitem a solução numérica das equações que descrevem o circuito.

As situações que levam a alterações topológicas são 3:

- inversão na tensão de entrada (V_i);
- igualdade entre as tensões dos capacitores C_r (oscilatória) e C_o (contínua), o que leva a ponte retificadora a começar a conduzir;
- corrente nula, fazendo com que o retificador deixe de conduzir.

Quando o retificador está em funcionamento, a capacitância equivalente (C_m) é a soma de C_r e C_o . Sem o retificador, tem-se apenas C_r .

No caso geral, dependendo dos parâmetros do circuito, podem não existir os estados não repetitivos que antecedem a fase quase-estacionária.

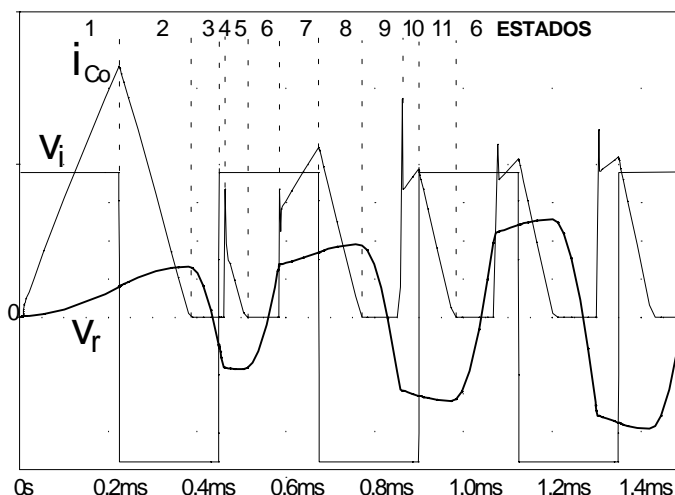


Figura 4.27. Resposta do circuito.

4.5.2.1 Análise do circuito alimentando o retificador

A topologia proposta, a qual tem conectada ao capacitor ressonante um retificador de onda completa e um capacitor, implica em alterações importantes em termos da tensão sobre C_r , mais especificamente quanto à amplitude desta tensão.

A capacitância de saída, C_o , apresentar-se-á em paralelo com C_r sempre que a tensão de saída for menor que a tensão v_r . Isto significa que a energia presente na indutância neste instante, ao invés de transferir-se totalmente para C_r , será dividida com C_o , de modo que o pico da tensão será menor do que aquele indicado por (17). A característica linear da envoltória, no entanto, mantém-se válida, como se observa na figura 4.29.

Consideremos as formas de onda mostradas na figura 4.30. Antes do instante t_0 a carga vista pelo inversor de tensão é formada por L_r e C_r . Em t_0 , quando as tensões v_r e v_o se igualam, o retificador entra em condução conectando C_o em paralelo com C_r . Esta situação se mantém até o instante t_1 , quando, ao anular-se a corrente, o retificador deixa de conduzir. O circuito volta a operar na ressonância, invertendo a tensão, até que em t_2 atinge-se novamente a igualdade entre as tensões v_r e v_o , repetindo-se o comportamento descrito. Observe-se que quando v_r é zero a corrente está em seu valor máximo, e vice-versa.

A inclusão de C_o ao circuito produz uma redução no pico da tensão, em relação ao valor que haveria apenas com C_r .

TABELA 4..I. PARÂMETROS E ESTÁGIOS DE FUNCIONAMENTO DO CIRCUITO EQUIVALENTE

Estado (k)	Carga Inicial $Q_k(t_k)$	Corrente inicial $I_k(t_k)$	C_{on}	V_i	Topologia equivalente	Condição de Comutação
<i>Fase não-repetitiva</i>						
1	$Q_1(t_1)=0$	$I_1(t_1)=0$	C_r+C_o	+E	a	Inversão da tensão de entrada em (t_2)
2	$Q_2(t_2)=Q_1(t_2)$	$I_2(t_2)=I_1(t_2)$	C_r+C_o	-E	c	Comutação do retificador $I_2(t_3)=0$
3	$Q_2(t_3) \cdot C_e$	$I_3(t_3)=0$	C_r	-E	d	Inversão da tensão de entrada em (t_4)
4	$Q_4(t_4)=Q_3(t_4)$	$I_4(t_4)=I_3(t_4)$	C_r	+E	b	Comutação do retificador $Q_4(t_5)=-Q_3(t_3)$
5	$Q_5(t_5)=-Q_3(t_3)$	$I_5(t_5)=I_4(t_5)$	C_r+C_o	+E	a	Comutação do retificador $I_5(t_6)=0$
<i>Fase quase-estacionária</i>						
6	$Q_{k-1}(t_k) \cdot C_e$	0	C_r	+E	b	Comutação do retificador $Q_k(t_{k+1})=-Q_{k-1}(t_k)$
7	$Q_{k-1}(t_k)$	$I_{k-1}(t_k)$	C_r+C_o	+E	a	Inversão da tensão de entrada em (t_{k+1})
8	$Q_{k-1}(t_k)$	$I_{k-1}(t_k)$	C_r+C_o	-E	c	Comutação do retificador $I_k(t_{k+1})=0$
9	$Q_{k-1}(t_k) \cdot C_e$	0	C_r	-E	d	Comutação do retificador $Q_k(t_{k+1})=-Q_{k-1}(t_k)$
10	$Q_{k-1}(t_k)$	$I_{k-1}(t_k)$	C_r+C_o	-E	c	Inversão da tensão de entrada em (t_{k+1})
11	$Q_{k-1}(t_k)$	$I_{k-1}(t_k)$	C_r+C_o	+E	a	Comutação do retificador $I_k(t_{k+1})=0$

$$\text{Onde } C_e = \frac{C_r}{C_r + C_o}$$

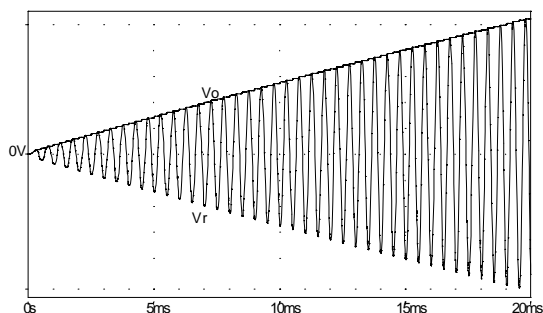


Figura 4.29. Tensão de saída (v_o) e tensão sobre o capacitor ressonante (v_r).

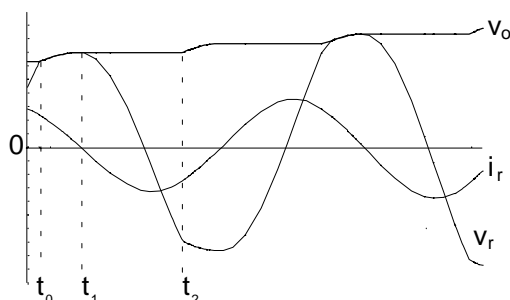


Figura 4.30. Detalhe das formas de onda presentes no circuito.

4.5.3 Comutação suave do inversor

A inclusão de C_o no circuito produz também um efeito de tornar mais lenta a evolução da tensão v_r , ou seja, torna menor a frequência desta tensão em relação ao que ocorreria apenas com C_r . Uma vez que a frequência do inversor é ajustada para ω_o , do ponto de vista do inversor, tem-se uma operação acima da frequência típica da carga. Tal comportamento faz com que a corrente esteja atrasada em relação à tensão imposta na saída do inversor, de modo que a entrada em condução dos transistores ocorra sob tensão e corrente nulas. Os capacitores em paralelo com os interruptores produzem um desligamento sob tensão nula.

4.5.4 Resultados Experimentais

Um protótipo foi construído com os seguintes parâmetros:

$E=100\text{ V}$; $P_o=250\text{ W}$; $\omega_o=20,1\text{ krad/s}$ (3,2 kHz); $f=40\text{ Hz}$; $V_o=1000\text{ V}$; $T=25\text{ ms}$; $\eta=90\%$.

Os componentes calculados são:

$C_o=12,5\text{ }\mu\text{F}$, $C_r=450\text{ nF}$, $L_r=5,5\text{ mH}$.

A figura 4.31 mostra a tensão de saída e sua variação quase linear. As perdas do circuito são as responsáveis pela leve característica exponencial da evolução desta tensão. Quando é atingida a tensão desejada o inversor é inibido, até que o capacitor seja descarregado, iniciando-se a seguir um novo ciclo.

A figura 4.32 mostra um detalhe da corrente e da tensão no circuito ressonante. Nos ciclos iniciais, como previsto no modelo analítico e na simulação em PSpice, as formas de onda são significativamente diferentes de senóides, uma vez que a tensão aplicada ao circuito ressonante é uma onda quadrada provida pelo inversor, e não uma senóide como estudado na análise simplificada. Entretanto, após poucos ciclos as ondas assumem uma forma praticamente senoidal e uma defasagem de 90° , conforme o esperado.

A figura 4.33 mostra detalhe da comutação ZVS que ocorre sobre os transistores do inversor.

Embora o conversor opere em ZVS, a eficiência global medida foi de 83%. As perdas devem-se, basicamente, ao indutor (núcleo de ar e elevado número de espiras) e aos componentes do lado de alta tensão, quais sejam, os diodos retificadores e o SCR que descarrega os capacitores sobre a carga.

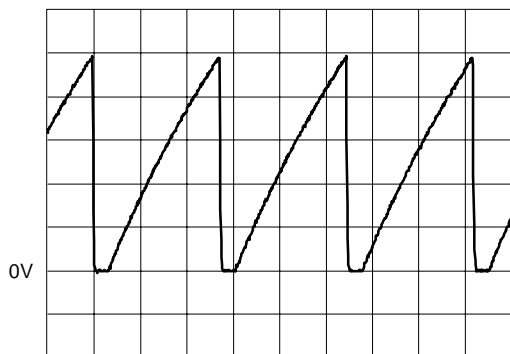


Figura 4.31. Tensão de saída (200V/div). Horiz.: 10 ms/div.

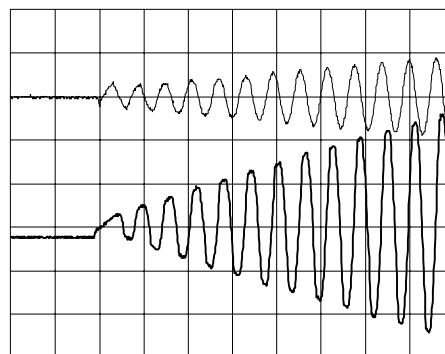


Figura 4.32. Detalhe da corrente ressonante (traço superior - 1A/div) e tensão sobre C_r (traço inferior - 100V/div). Horiz.: 0,5ms/div.

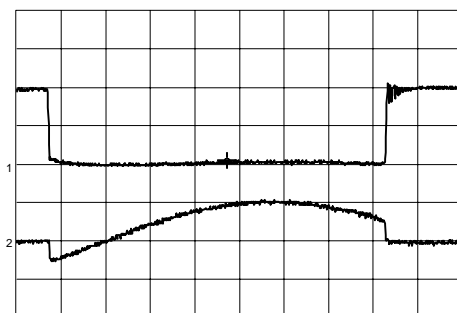


Figura 4.33. Tensão (50 V/div.) e corrente (5A/div.) em interruptor do inversor, mostrando as comutações suaves. Horiz.: 20 μ s/div.

4.6 Referências Bibliográficas

- [4.1] H. L. Hey; P. D. Garcia and I. Barbi: "Analysis of Parallel Resonant Converter (PRC) Operating at Switching Frequency Less than Resonant Frequency". Proc. Of 1st. Power Electronics Seminar, Florianópolis - SC, Dez. 1989.
- [4.2] Y. Kang and A. K. Upadhyay: "Analysis and Design of a Half-Bridge Parallel Resonant Converter". Proc. Of IEEE PESC Record, 1987, pp. 231-243.
- [4.3] R. Steigerwald: "Analysis of a Resonant Transistor DC-DC Converter with Capacitive Output Filter". IEEE Trans. On Industrial Electronics, vol. IE-32, no. 4, Nov. 1985, pp. 439-444.
- [4.4] S. D. Johnson, A. F. Witulski and R. W. Erickson: "Comparison of Resonant Topologies in High-Voltage Applications". IEEE Trans. On Aerospace and Electronic Systems, vol. 24, no. 3, May 1988, pp. 263-273.

- [4.5] F. Tsai and F. C. Lee: "A Complete DC Characterization of a Constant-Frequency, Clamped-Mode, S-Derivative-Resonant Converter". Proc. Of IEEE PESC Record, April 1988, pp. 987-996.
- [4.6] Vieira, J.L.F.; Melo, F.E.V.; Barbi, I.: "Conversor Série Ressonante com Grampeamento de Tensão no Capacitor". Revista Controle e Automação, SBA, vol. 3, nº 3, Ago/Set 1992
- [4.7] Vieira, J.L.F.; Barbi, I.: "Constant Frequency PWM Capacitor Voltage Damped Series Resonant Power Supply". IEEE - APEC '92, Dallas, USA, 1991
- [4.8] J. A. Pomilio e C. J. B. Pagan: "Fonte Ressonante de Alta Tensão para Laser Pulsado". Anais do 11º Congresso Brasileiro de Automática. São Paulo, 2 a 6 de Setembro de 1996.
- [4.9] F. S. Rafael, J. A. Pomilio, A. C. Lira and J. Apfelbaum: "A High-Voltage Resonant Converter for Pulsed Magnets". Proc. of European Particle Accelerator Conference, Berlin, March 1992, pp. 1429-1431.